

# Anexo B: Sobre microprocesadores

# 1. INTRODUCCIÓN

Esta introducción es meramente formal, ya que el contenido del anexo sobre microprocesadores se dirige a aquellos lectores que, teniendo un previo conocimiento de la arquitectura y funcionamiento de estos circuitos integrados, están interesados en una visión panorámica y en una idea de sus tendencias. Si no fuera así, deberán proveerse de un texto de introducción a los microprocesadores, objetivo para el que muy bien pueden servir como obras generales las referencias (Mundo Electrónico, 1984) y (Wakerly, 1981), o de forma más específica en el campo de los microprocesadores de 16 bits (Whitworth, 1986).

## 1.1. Microprocesadores. y ordenadores

Un microprocesador comprende las principales partes funcionales de un computador integradas en un 'chip' o pastilla de silicio de tamaño muy reducido.

Un computador digital está compuesto físicamente por una memoria donde se almacenan programas y datos, una Unidad Central de Proceso (UCP), en donde se interpretan y ejecutan las instrucciones almacenadas en memoria, y una serie de dispositivos que comunican a este ordenador con el mundo exterior (dispositivos de entrada/salida). En la UCP se encuentra una unidad llamada "Unidad Aritmético-Lógica" (UAL), encargada de realizar operaciones booleanas básicas sobre datos binarios, una pequeña memoria para tener un acceso rápido a datos utilizados frecuentemente, y una "Unidad de Control" (UC), que se encarga de sincronizar las operaciones de intercambio de información entre memorias y la UCP, además de ser el núcleo de interpretación de las instrucciones. Todo esto está representado esquemáticamente en la figura 1.

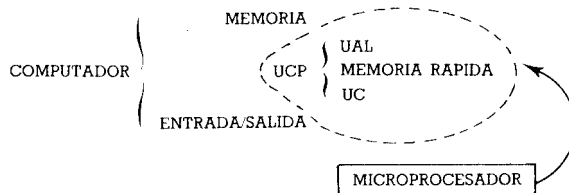


Figura 1. Órganos constitutivos de un ordenador.

En un microprocesador están integrados todos los órganos funcionales de la UCP, dejando las operaciones de entrada/salida y la función de almacenamiento masivo de datos para otros circuitos integrados. Los avances en el campo de la microelectrónica han permitido que hoy en día quepa en una parte de la palma de la mano el equivalente a las voluminosas UCPs de años atrás. Como ejemplo, para un empaquetamiento de 40 patillas (caso de 8080, Z80 o 8086), las dimensiones son de 1,5x5 cm., y el dado interno en el caso del 8086 tiene una superficie de 31,2 mm.<sup>2</sup> El 8008 tiene un encapsulado de 16 patillas con unas dimensiones de 0,8x 1,8 cm., siendo el dado de 10,83 mm.<sup>1</sup>

Con lo comentado, la estructura de un computador basado en un microprocesador quedaría establecida según se ve en la figura 2.

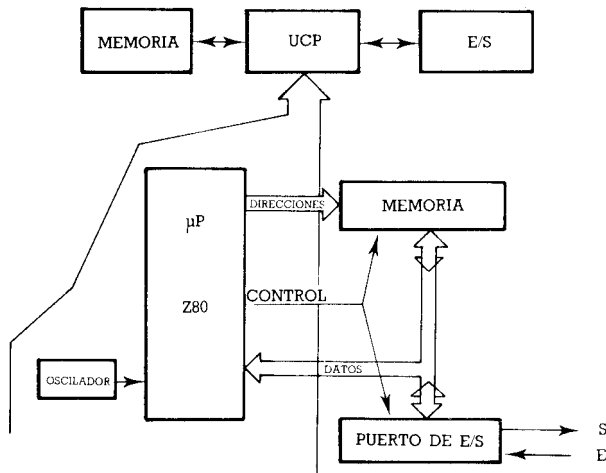


Figura 2. Estructura de un computador basado en un µP.

El principio de funcionamiento de estos sistemas basados en microprocesadores es el mismo fundamentalmente que el de los grandes y medianos ordenadores, aunque sus prestaciones eran hasta hace poco inferiores: sin embargo, con la nueva generación de microprocesadores de 32 bits se obtienen sistemas cuyas prestaciones son comparables e incluso superan en algunos aspectos a la serie IBM370.

## 1.2. Generaciones de microprocesadores

Desde la aparición en noviembre de 1971 del primer microprocesador -el 4004- fabricado por la empresa norteamericana Intel, hasta el estado actual de la tecnología, que permite fabricar microprocesadores de 32 bits de altas prestaciones, han pasado 15 años en los que el progreso experimentado no ha tenido paralelo conocido. Por aquel entonces Intel lanzó su producto con la frase publicitaria "... anunciamos una nueva era en la electrónica integrada..." (Morse et al., 1980): hasta el momento, la confirmación de tal aseveración es absoluta.

Un primer parámetro a considerar a la hora de intentar clasificar y evaluar los pasos de esta evolución es la longitud del bus de datos (longitud de la unidad básica de trabajo). Este bus de datos se puede referir al bus de datos del sistema computador -bus externo-, o al bus de datos que internamente existe en el microprocesador (ver cuadro 1).

En estos quince años se han sucedido generaciones correspondientes a un valor de este parámetro de 4, 8, 16 y 32 bits, pero entre estas generaciones hay solapamientos muy fuertes, que hacen que cualquier clasificación sea a la fuerza imprecisa, debido tanto a razones económicas como de compatibilidad entre productos de distintas generaciones.

- Razones económicas. Uno de los aspectos que más encarecen el precio final de una pastilla microprocesadora es el número total de patillas que presenta al exterior (ver figura 3).

CUADRO 1. DIFERENCIA ENTRE BUSES DE DATOS INTERNO Y EXTERNO

En general, los microprocesadores se organizan de forma que poseen un bus interno del que "cuelgan" los diversos elementos de la UCP, como registros (aislados o bancos de registros), la UAL y la memoria de control. La conexión del microprocesador con el exterior se realiza a través de este bus y por mediación del bloque marcado "interfaz de memoria y E/S". Con este esquema se comprende que las longitudes de los buses interno y externo pueden ser distintas, provocando la confusión a la hora de intentar clasificar los microprocesadores. La interfaz de E/S y memoria se encargará de realizar la correcta unión.

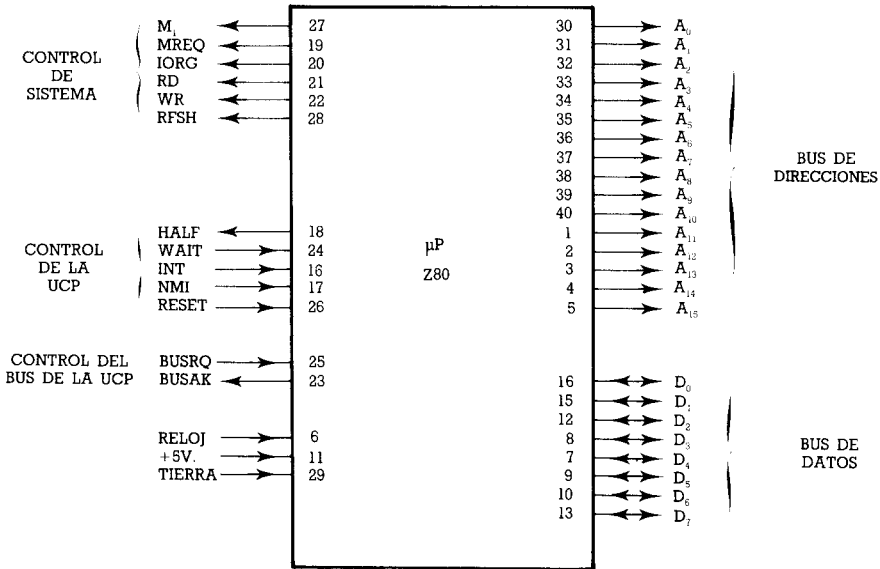
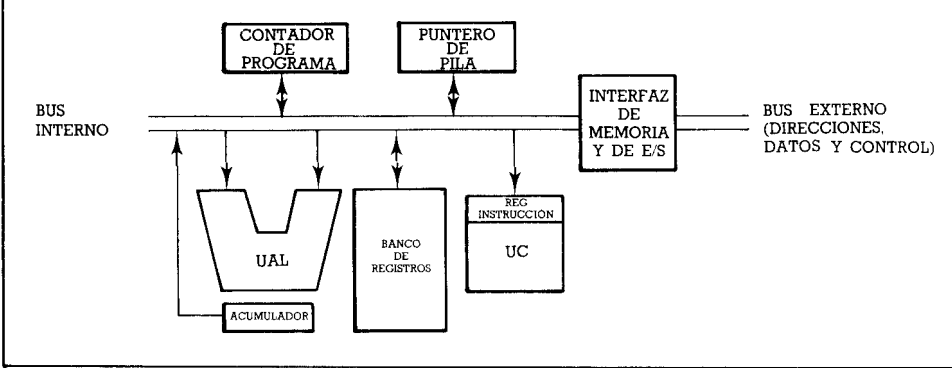


Figura 3. Distribución de patillas en el Z80.

## Computadores personales

Por esta razón, aunque la tecnología permita que internamente el microprocesador utilice un bus de datos de 32 bits, aparecen externamente 16 patillas para soportar el bus de datos del sistema. La razón fundamental de tal encarecimiento es la de no disponer de máquinas empaquetadoras de chips de mayor número de patillas.

- Razones de compatibilidad: En otras ocasiones la confusión proviene del intento de obtener un microprocesador compatible al máximo con otro ya existente. El término "compatible" se refiere aquí como "compatibilidad hacia arriba" (upward compatibility), es decir, los programas confeccionados para el microprocesador inferior serán transportables -con mayor o menor dificultad- al microprocesador recién fabricado.

Tal fue el caso del 8086, que, con un bus de datos externo de 16 bits, es básicamente una versión ampliada de su predecesor, el 8080, que tiene un bus de datos de 8 bits, lo que unido al hecho de que todas las instrucciones del 8080 son un subconjunto de las del 8086, hace que los programas escritos para el 8080 sean modificables para ejecutarlos en el 8086 (Gupta y Toong, 1981).

El hecho de pasar de una generación a otra no significa que los microprocesadores primitivos sean desechados, en parte por razones de compatibilidad existentes y en parte porque los microprocesadores de 4 y de 8 bits, que hoy en día están a precios muy bajos, se emplean cada vez más como microcontroladores, en aplicaciones tales como el control de pequeños procesos en el hogar, control de máquinas herramientas, control de periféricos (teclados, pantallas, unidades de disco), etc.

En la figura 4 se presenta el estado actual del mercado de microprocesadores atendiendo a la longitud del bus de datos.

Probablemente, la evolución a corto plazo será hacia un aumento de las áreas correspondientes a 16 y 8/16 bits, mientras que a medio plazo la expansión corresponderá a los micros de 16/32 y 32 bits.

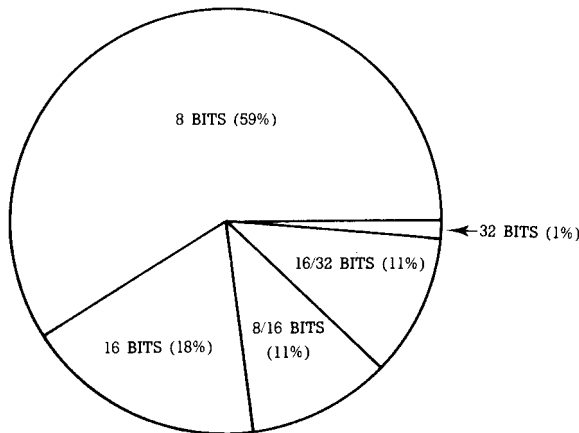


Figura 4. El reparto de la "microtarta" (Finkler, 1983).

### 1.3. Las familias de microprocesadores

Ya se ha visto cómo en un microprocesador están integradas las partes fundamentales de la UCP de un ordenador. Evidentemente, un ordenador no sólo es una UCP, sino que necesita del soporte de otros integrados para realizar funciones de entrada/salida y de control y gestión de memoria, entre otras. Un microprocesador, junto con los integrados que le sirven de soporte, forman una familia. Estas familias ven aumentado el número de sus miembros a medida que avanzan las generaciones, ya que cada vez son más complicados los procesos a controlar y mayor la cantidad de memoria a gestionar.

En la generación de 8 bits, las familias estaban compuestas casi exclusivamente por el propio microprocesador, un chip de soporte para entrada/salida y, a veces, por un controlador de acceso directo a memoria: DMA.

En generaciones posteriores aparecen nuevos elementos destinados, como ya se ha dicho, a gestionar recursos cada vez más complejos de manipular. Además, en estas generaciones, el diseñador de sistemas puede elegir entre varias UCPs de acuerdo con el nivel de potencia que quiera dar al producto final o con el grado de compatibilidad buscado.

A título de ejemplo, en la figura 5 (Valero y Vidal, 1984) se representa el "árbol genealógico" de la familia NS 16000 de National Semiconductor. Los NS 16016 y NS 16008 tienen ambos un bus de datos interno de 16 bits, mientras que externamente presentan buses de 16 y 8 bits respectivamente. Más adelante se hablará con ma-

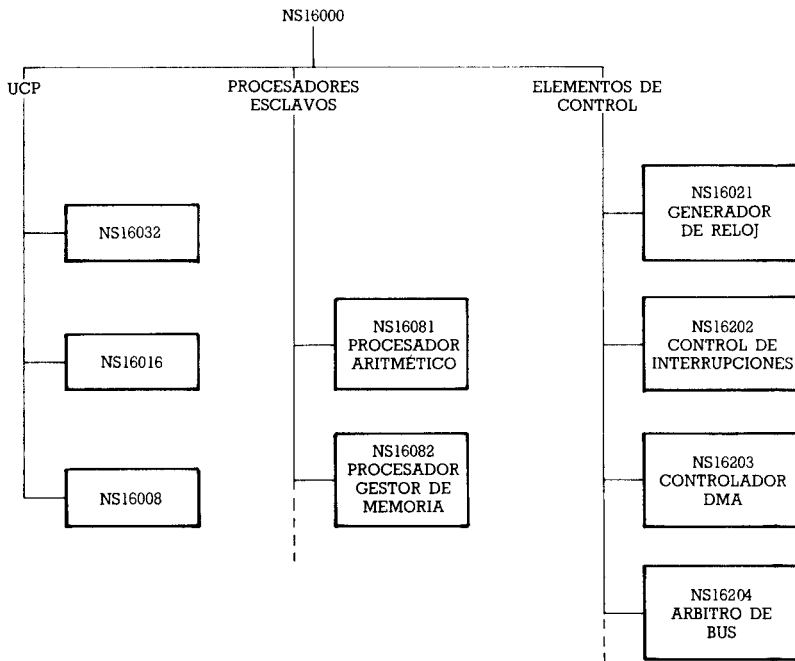


Figura 5. Miembros de la familia NS16000.

## 2. TECNOLOGÍAS DE FABRICACIÓN

### 2.1. Introducción a las familias lógicas

A la hora *de* decidirse sobre la realización física de un circuito integrado, los diseñadores se enfrentan con un abanico relativamente amplio de posibilidades, en función del grado de integración deseado, consumo o rapidez del producto final. Este abanico está constituido por las llamadas "familias lógicas", que agrupan a todos los integrados construidos con las mismas técnicas de fabricación e interconexión.

En la figura 6 se representan en forma de árbol tales familias, acompañadas de una serie de datos concernientes a sus características más significativas. En este árbol, la lectura de izquierda a derecha de las hojas se corresponde aproximadamente con la evolución en el tiempo.

En la actualidad, las tecnologías más utilizadas para la fabricación de microprocesadores son la CMOS y NMOS, debido a sus especiales características de disipación y ruido, por lo que serán analizadas más adelante con mayor profundidad. Para las aplicaciones en las que la velocidad es un requisito prioritario, como por ejemplo para la fabricación de cierto tipo de memorias, se utiliza preferentemente tecnología TTL (Ver figura 7): desde el punto de vista de la velocidad, la familia ECL sería la óptima, pero suele ser desechada por su mayor coste.

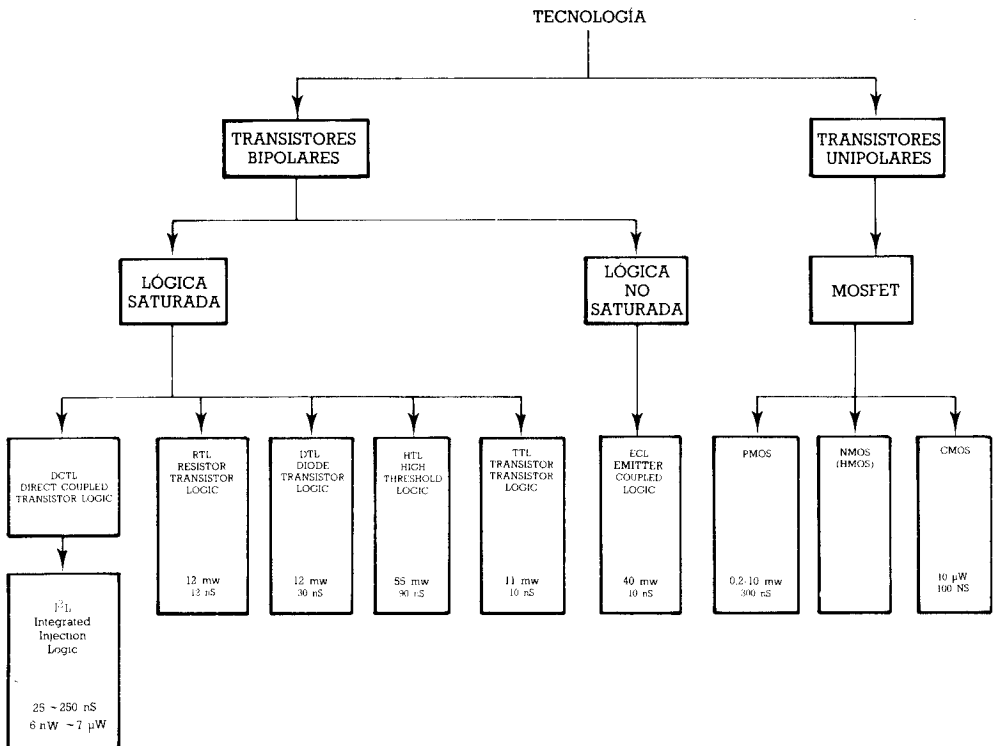


Figura 6. Familias lógicas (Fernández y Sáez Vacas, 1979).

TECNOLOGIA	DISPOSITIVO		POTENCIA
Bipolar	RAM estática 256x 1	30ns	1,5mW/bit
NMOS	RAM dinámica 4096x 1	200ns	0,1mW/bit
PMOS	RAM dinámica 1024x 1	150ns	0,9mW/bit
Bipolar	ROM 32x8	25ns	1mW/bit
PMOS	ROM 256 x 4	1ns	0,15mW/bit

Figura 7. Ejemplos de memorias con distintas tecnologías.

La familia I2L -Integrated Injection Logic-, que nació como variante de la DCTL, presenta gran interés por su alto nivel de integración (el mayor de todos los circuitos bipolares) y bajo consumo.

Uno de los principales parámetros para clasificar un ordenador es el tipo de tecnología con la que está implementado. Estableciendo una clasificación de menor a mayor nivel de complejidad, y por tanto de precio, los ordenadores se puede dividir en las siguientes clases.

1. Microcomputadores, aquí llamados genéricamente computadores personales.
2. Minicomputadores.
3. Grandes ordenadores y supercomputadores.

Cada una de estas clases viene a corresponderse con una tecnología de fabricación típica (MOS, TTL y ECL respectivamente). Volveremos sobre este punto al tratar en este mismo capítulo de las perspectivas.

## 2.2. Descripción de la tecnología MOS

La práctica totalidad de los microprocesadores fabricados hasta la fecha lo han sido en tecnología MOS (Metal-Oxido-Semiconductor) en sus tres variantes. PMOS, NMOS y CMOS. Los principios del transistor basado en la estructura MOS fueron establecidos al comienzo de los años treinta por Lilienfeld y Heil. Véase (Depto. de electrónica-física de la ETSIT de Madrid, 1979).

En la figura 8 se aprecia la estructura básica de un transistor MOS. El electrodo de puerta (G -Gate-) sirve de control de la corriente que circula entre fuente (S -Source-) y drenador (D -Drain-).

Hay dos tipos fundamentales de transistores MOS: los de canal N, en los que la conducción se realiza a través de electrones, y los de canal P, en los que la conducción se establece por huecos.

*Tipos de canal N* Según se ve en la figura 9, se trata de un substrato de silicio ligeramente dopado positivamente que separa dos difusiones fuertemente dopadas negativamente correspondientes a los terminales de drenador y fuente.

Durante la operación, la fuente S y el substrato se conectan a la tensión más negativa, estableciéndose por esta razón un camino de alta impedancia (de no conduc-



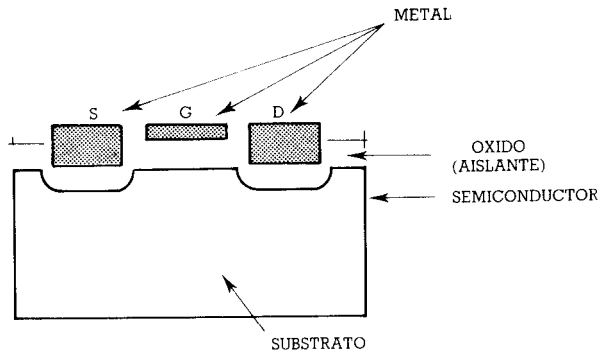


Figura 8. Estructura de un transistor MOS.

ción) entre D y S. Si estando así las cosas se aplica una tensión positiva al terminal de puerta (G) respecto el de fuente (S), se crea un camino conductor entre fuente y drenador al ser atraídos los electrones hacia el terminal de puerta. Se observa que no hay consumo de corriente del generador conectado a este terminal, de ahí la baja disipación de los dispositivos MOS.

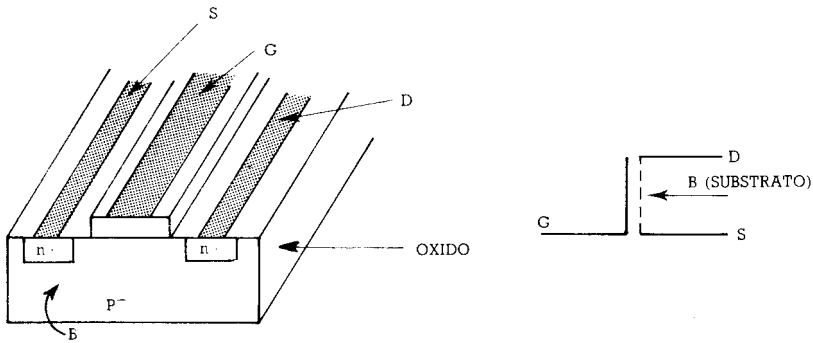


Figura 9. Transistor MOS de canal N.

Tipos de canal F. La estructura de un MOS de canal P es dual de la anterior, según se aprecia en la figura 10.

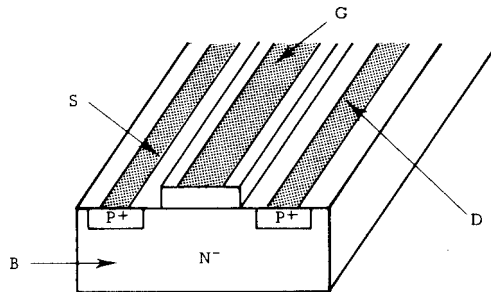


Figura 10. Transistor MOS de canal P.

El funcionamiento es el mismo sin más que cambiar el signo de las tensiones. Ahora, la tensión aplicada a puerta es negativa, por lo que son los huecos (cargas positivas) los que establecen el camino de unión entre drenador y fuente al ser atraídos hacia el terminal de puerta. El consumo del generador aplicado a puerta sigue siendo prácticamente nulo.

*Simetría complementaria:* Disponiendo dos transistores MOS como se indica en la figura 11 se tiene un dispositivo en el que, independientemente de la tensión aplicada a la entrada, sólo uno de los transistores estará en conducción.

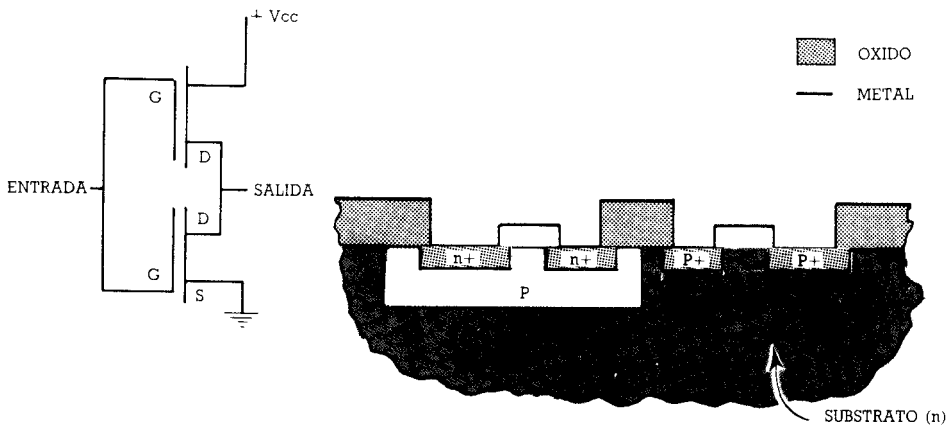


Figura 11. Estructura de simetría complementaria.

De esta forma, variando la tensión de entrada, se hace que a la salida aparezca uno de los niveles lógicos posibles, y además no hay nunca un camino de conducción directa entre los raíles positivo y negativo de la alimentación, de forma que el consumo, y por tanto la disipación, sean mínimos. Esta tecnología necesita un número doble de elementos a integrar comparada con la NMOS o PMOS, pero ofrece ventajas tales como disipación ultrabaja, alta inmunidad al ruido y utilización de fuente de alimentación única. Todo esto hace que la tecnología CMOS sea un rival muy importante de las anteriores.

### 2.3. Rasgos generales de la evolución y perspectivas

El 4004 de Intel (año 1971) se fabricó con tecnología PMOS, que por aquel entonces era la de uso más difundido. Posteriormente, en el año 1973, la tecnología NMOS había madurado lo suficiente como para que la propia Intel se decidiera a sacar al mercado un microprocesador de 8 bits basado en ella, el 8008 (Morse et al., 1980). La principal ventaja que ofrecen los dispositivos NMOS frente a los PMOS es una mayor velocidad de conmutación, así como el admitir una mayor densidad de integración. Por estas razones se suele hacer referencia -especialmente Intel- a los NMOS como HMOS, para resaltar sus altas prestaciones (Gupta y Toong, 1983a).

El primer microprocesador fabricado en tecnología CMOS fue el 1802 de RCA, lanzado en 1974 (Gupta y Toong, 1983a). Sin embargo, la tecnología CMOS no ha

## *Computadores personales*

tenido el auge que debería haberle correspondido por sus características a causa del serio inconveniente de la baja densidad de integración; para minimizarlo, se tiende en la actualidad a utilizar un mayor número de transistores de canal N que de canal P, en vez de utilizar igual número de ambos. Se piensa que una vez solucionado este problema, la tecnología CMOS será la más popular en los próximos años. (Gupta y Toong, 1983a).

Hoy en día la tecnología en cabeza es la NMOS, y como prueba de ello está el "Focus", un microprocesador de 32 bits de Hewlett-Packard, en el que se han integrado el mayor número de transistores hasta la fecha, un total de 450.000, basándose en técnicas que utilizan un rayo de electrones para dibujar las máscaras.

Frecuencia de reloj. Otro aspecto importante en la evolución tecnológica ha sido el aumento de la frecuencia de reloj del sistema. Este aumento se debe a que cada vez se van consiguiendo dispositivos que conmutan en menor tiempo. Este aumento en la velocidad de conmutación no sólo se produce al realizar un cambio de tecnología, sino que utilizando la misma (por ejemplo NMOS), se pueden obtener chips de mayores frecuencias máximas de utilización, a base de perfeccionar el proceso de fabricación. Tal es el caso del Zilog Z80, del que existen dos versiones, una de 2,5 Mhz y otra de 4Mhz.

En las figuras 12, 13 y 14 se resaltan las principales evoluciones en el campo tecnológico. Refiriéndonos a la tabla de la figura 12 y como ya se ha comentado, resalta el fuerte predominio de la tecnología MOS (variante NMOS) sobre el resto para la fabricación de microprocesadores.

Tecnología bipolar. La tecnología bipolar fue abandonada casi al principio del nacimiento de los microprocesadores debido al alto consumo eléctrico que precisa, así como al bajo nivel de integración que permite.

Últimamente, sin embargo, la compañía Ferranti ha adoptado una tecnología desechada en los años 70 por los laboratorios Bell denominada CDI (Collector Diffusion Isolation ---aislamiento de la difusión de colector-) que es una mejora sobre la tecnología bipolar. Las razones para tener confianza en ella son, según Ferranti, que la producción en masa de microprocesadores basados en esta tecnología sería relativamente barata, y que estos circuitos integrados no consumen tanto como los bipolares ("The Economist", 2 de julio de 1983)

Aparte del desarrollo de nuevas tecnologías está el refinamiento de las ya conocidas. Así, un conjunto de compañías japonesas entre las que están NEC, Toshiba, Matsushita y Oki, han confeccionado un programa piloto de dos millones de dólares para desarrollar una tecnología en la que los circuitos integrados se fabrican a base de capas de material semiconductor aisladas entre sí ("3-D chips"). Esto supone un mayor número de dispositivos por pastilla sin necesidad de aumentar las densidades de integración Sin embargo, se trata de un proceso complejo del que no se esperan frutos hasta finales de los ochenta ("The Economist", 12 de febrero de 1983, Lundstrom y Larsen, 1985).

Volviendo al tema de la relación entre la clase de computador y la tecnología empleada y siguiendo a (Bell, 1984), es muy probable que la performance de los microprocesadores basados en tecnología MOS siga creciendo al ritmo del 50% anual actual. Sin embargo, las tecnologías TTL y ECL, que son la base de las clases supe-

riores de ordenadores, han ido evolucionando a un ritmo del 20% anual tan sólo. De ahí se deduce que la primera clase será un fuerte rival de las clases 2 y 3 en el futuro: de hecho, esto está ocurriendo en la actualidad, encontrándonos con sistemas basados en microprocesadores con potencias comparables a minis o grandes ordenadores.

Para finalizar, comentaremos que este anexo no analiza ningún microprocesador japonés, siendo como es el Japón una potencia industrial en microelectrónica. No hay más razón para esta ausencia que la falta de datos al respecto, argumento válido para todo el estudio y para las tecnologías de los distintos países que, en todo caso, son siempre menos publicitadas que las de los Estados Unidos. Nos consta que en el dominio de los circuitos de memoria, el Japón está, o estará muy pronto, prácticamente a la cabeza de la industria. Se sabe que está preparando microprocesadores de gran densidad y potencia. No es de extrañar, puesto que cuatro empresas japonesas --NEC, Hitachi, Toshiba y Fujitsu-- se situaron, ya en 1982, entre los diez pri-

	bits	año	tec.	n.º tris.	Densidad (mil/trt)	Reloj (MHz)
18008	8	1972	PMOS	2000(1)	8.4	0,5-0,8
18080	8	1974	NMOS	4500(1)	7.5	2-3
18086	16	1978	NMOS	29000(2)	1.66	4-8
Z8000	16	1979	NMOS	17500(3)	3.48	2.5-3.9
M68000	16	1980	NMOS	68000(3)	1.03	5-8
NS16032	16	1982	NMOS	60000(4)	1.40	10
iAPX432*	32	1981	HMOS	219000(2)	1.36	8
B32A	32	1982	CMOS	146000(2)	1.09	10
FOCUS	32	1982	NMOS	450000(2)	0.10	18

Fuentes: (1) Morser et al., 1980

(2) Gupta y Toong, 1983a

(3) Sugarman, 1979

(4) Gupta y Toong, 1983b

(\*) esto es un uP repartido entre tres chips, por lo que la cifra del número de transistores corresponde al total de los integrados entre los tres, mil = milésima de pulgada, 1 mil = 0,0025 cm.

Figura 12. Comparaciones tecnológicas entre diversos  $\mu$ Ps.

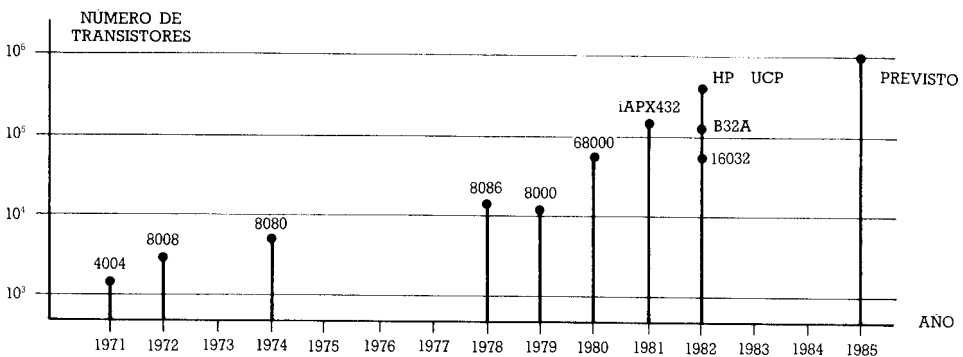


Figura 13. Evolución del número de transistores integrados.

## Computadores personales

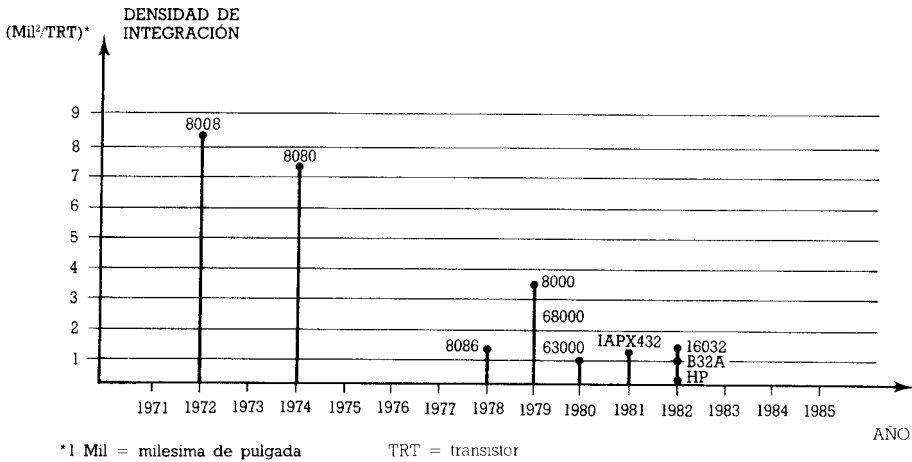


Figura 14. Evolución de la densidad de integración.

### 3. MICROPROCESADORES DE 8 BITS

La historia de los microprocesadores empezó con la generación de cuatro bits, que nació con la intención de sustituir a un conjunto de integrados, por lo que no tenía ni mucho menos el carácter de "propósito general" que acabó imponiéndose en la generación de ocho bits. Tal fue el caso del 4004, en el año 1971, diseñado para asumir todas las funciones de seis integrados hechos a medida ("custom made") y destinado a una calculadora (Morse et al., 1980).

El hecho de seleccionar el 18008, 18080 y el Z80 para este estudio es debido a que cada uno de ellos aportó algo nuevo dentro de su generación.

#### 3.1. Intel 8008

El 8008 no es todavía un microprocesador de propósito general. Salió al mercado en el año 1972, como consecuencia del encargo realizado a finales de 1969 por la Computer Terminal Corporation (hoy Datapoint) a Intel para realizar un circuito integrado destinado a un terminal de pantalla. La mayor parte del repertorio de instrucciones y de la organización de los registros fue especificada por Datapoint, pero en Intel se añadieron otras especificaciones para que lo que luego sería el 8008 fuera un circuito integrado más versátil (Morse et al., 1980).

Arquitectura: Comparado con las arquitecturas actuales de los microprocesadores de 32 bits, la del 8008 nos parece hoy muy simple. Los registros se dividen en siete de 8 bits accesibles por el programador (A, B, C, D, E, H y L), una pila integrada en el chip formada por ocho registros de 14 bits y un puntero de pila de tres bits y cuatro banderas de estado (Figura 15).

El registro A es el acumulador y todas las operaciones se realizan entre él y otro registro, devolviendo el resultado en el acumulador. Los registros H y L (High y

Low) contienen la dirección de una palabra de memoria que en los nemónicos del ensamblador se refiere como "registro M", aunque en realidad se trata de un pseudoregistro. Toda referencia a memoria se realiza a través de este registro.

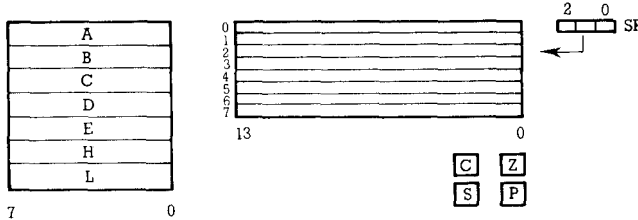


Figura 15. Registros del 8008.

Cualquier piso de la pila puede servir como contador de programa. Cuando se ejecuta una sentencia CALL (llamada a subrutina), el puntero de pila modifica su valor apuntando a un nuevo registro que será el nuevo contador de programa.

Las cuatro banderas del 8008 reflejan el estado en que queda el microprocesador al realizarse la última operación lógica o aritmética. Estas banderas son Carry (Acarreo), Zero (que se activa cuando el valor que hay en el acumulador es cero), Parity (Paridad, una función muy importante en un integrado orientado a aplicaciones con un tubo de rayos catódicos) y Sign, que refleja el contenido del bit más a la izquierda del acumulador, pero que no da facilidades para el manejo de números negativos como en un principio se pudiera pensar.

*Instrucciones:* Las instrucciones del 8008 están orientadas hacia la manipulación de datos de ocho bits. Los modos de direccionamiento son sólo dos: inmediato y relativo a alguno de los registros A-L.

Todas las instrucciones se pueden enmarcar dentro de alguno de estos tipos:

- Referentes a los registros A-L: carga, intercambio y descarga.
- Específicas del acumulador: aritméticas, lógicas y de rotación de bits del acumulador.
- De transferencia de control: saltos condicionales e incondicionales, llamadas y retornos de subrutinas condicionales e incondicionales. Los condicionamientos se refieren al estado de alguna bandera.
- De entrada/salida: se transfieren los contenidos del acumulador al puerto designado y viceversa.
- De control del procesador: HALT y NO-OP, siendo esta última un movimiento del acumulador en el acumulador, resultando una acción nula.

También hay instrucciones de incremento y decremento para el manejo de bucles que, aunque no fueron especificadas por Datapoint, convirtieron al 8008 casi en un procesador de propósito general.

No hay una operación específica para salvaguardar el contenido de las cuatro banderas, por lo que el tratamiento de interrupciones es complicado, aunque no imposible (Morse et al., 1980).

## Computadores personales

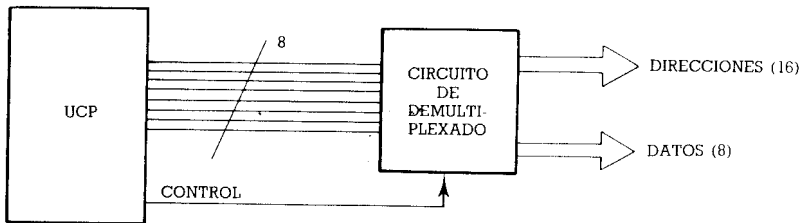
Memoria y E/S: La memoria direccionable es de 16K (Palabra de dirección de 14 bits), lo que significaba una cantidad respetable en una época en la que las memorias resultaban todavía caras. La limitación de espacio direccionable se debe a la falta de patillas disponibles. Además, bus de datos y de direcciones están multiplexados (Ver cuadro 2.) de forma que la dirección se envía por ocho patillas en dos ciclos consecutivos. Juntamente con los 14 bits de dirección se envían dos señales de control, y de ahí viene la limitación de supeditarse a una dirección de 14 bits en vez de 16.

### CUADRO 2. MULTIPLEXACIÓN

La multiplexación (aplicada al campo de los microprocesadores) consiste en llevar sobre el mismo soporte físico datos de naturaleza distinta, intentando conseguir un mejor aprovechamiento del citado soporte

Una vez realizada la distribución de patillas, los diseñadores del 8008 se encontraron con que necesitaban 24 de ellas para acceder a los buses, repartidas en 16 para direcciones y 8 para datos. Una distribución de este tipo habría obligado a reconsiderar el empaquetamiento del chip, con el consiguiente aumento en el precio final del producto.

La figura representa el compromiso adoptado. Un total de ocho patillas soportan tanto bus de direcciones como de datos. Exteriormente al chip existe un circuito integrado denominado "circuito de demultiplexación", a partir del cual aparecen separados físicamente los buses. La señal de control indica al circuito de demultiplexación si se le está enviando un dato o una dirección y, según esto, la información presente en los terminales del microprocesador se orienta en un sentido o en otro a la salida del citado demultiplexador.



En cuanto a la entrada/salida, hay ocho puertos de entrada y 24 de salida, todos de ocho bits. Estos puertos se pueden direccionar como parte de la memoria (técnica denominada "memory-mapped I/O") o hacerlo en un espacio reservado para la E/S.

Interrupciones: En las especificaciones de Datapoint no se hacía referencia alguna al mecanismo de interrupciones. Sin embargo, se introdujo un tratamiento primitivo de ellas: cuando se detecta una interrupción no se incrementa el contador de programa y el dispositivo que interrumpe proporciona una instrucción a ejecutar, la cual es normalmente una CALL. En el repertorio de instrucciones del 8008 existen ocho de ellas de un solo byte de longitud y que se comportan como saltos a subrutinas en posiciones concretas de memoria.

Las *interrupciones* no se pueden inhibir, hecho que agregado a la dificultad para salvar el contenido de las banderas, hace que el tratamiento de las interrupciones sea muy complicado.

### 3.2. Intel 8080

En el año 1973 la tecnología MOS estaba lo suficientemente perfeccionada como para intentar aplicarla a la fabricación de chips. En un primer momento, la compañía Intel pensó en hacer una versión del 8008 en NMOS para obtener una mayor velocidad, basándose en las máscaras ya utilizadas para la fabricación de la versión PMOS anterior. Sin embargo, estas máscaras no resultaron apropiadas, por lo que se decidió crear un nuevo producto -el 8080-, que utilizaría un empaquetamiento de cuarenta patillas, que por entonces ya resultaba más económico. El reto planteado fue el obtener una mejora por un factor de diez sobre el 8008 de la siguiente forma.

- Manejo de datos de 16 bits para el cálculo de direcciones.
- Inclusión de aritmética BCD.
- Aumento del número de modos de direccionamiento.
- Mejora del sistema de interrupciones.

Todo esto se haría manteniendo la compatibilidad entre un subconjunto de instrucciones del ensamblador del 8080 con el del 8008, necesitándose lógicamente un proceso de traducción y, finalmente, la generación de una nueva ROM como residencia del programa. El diseño del 8080 no se corresponde con las especificaciones dadas de antemano por otra compañía como en el caso anterior, sino que se trata del primer chip de propósito totalmente general.

*Arquitectura:* En la figura 16 se representa el conjunto de registros del 8080.

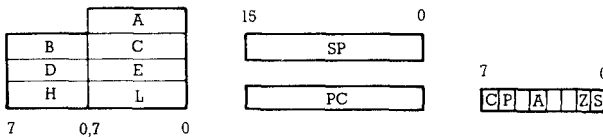


Figura 16. Registros del 8080.

La pila se encuentra en memoria principal, y puede ser por tanto casi ilimitada. El acceso a ella se hace a través del puntero de pila (SP) de 16 bits de longitud. Con una llamada a una subrutina, el contenido del contador de programa (PC) se carga en la dirección señalada por el SP.

Los registros se pueden referenciar por pares (BC, DE y HL) para las operaciones de referencia a memoria, aunque también se pueden utilizar por separado como registros de 8 bits. Cuando los registros se utilizan por parejas tienen funciones específicas: así, hay ciertas instrucciones que permiten operaciones sobre el par DE pero no sobre BC, y hay modos de direccionamiento indirecto a través de BC ó DE, pero no a través de HL.

El registro A (Acumulador) sirve en todas las operaciones lógicas y aritméticas como operando y como receptor del resultado.



## Computadores personales

Las banderas se encuentran agrupadas en un solo byte y, aparte de las cuatro del 8008, está la 'Auxiliary Carry', utilizada internamente por el microprocesador para el desarrollo de la aritmética BCD.

Instrucciones: Las instrucciones del 8080 son básicamente las del 8008 aumentadas con las específicas del tratamiento de datos de 16 bits. Existe un pseudoregistro (el "M") de funcionamiento análogo al caso anterior. Los modos de direccionamiento son directo, indirecto vía un par de registros BC, DE o HL, inmediato de 8 o 16 bits, y de referencia a los registros A-L. El hecho de poder agrupar los registros por parejas permite el manejo de datos de una longitud de 16 bits. Estos pares de registros se pueden cargar de manera inmediata, ser incrementados o decrementados, sumados a HL y ser metidos o sacados de la pila. Además, la palabra de estado también puede almacenarse en ella.

Las instrucciones que tratan directamente con el acumulador son una de complemento y otra de ajuste BCD para el manejo de datos en este formato.

Memoria y E/S: La memoria direccionable es de 64K con un bus de 16 bits de longitud. El bus de datos tiene una longitud de 8 bits, por lo que cuando se manejan datos de 16 bits hay que utilizar un ciclo de memoria extra. El almacenamiento de cantidades de 16 bits se hace de forma que los 8 bits más significativos estén colocados en la dirección de memoria más alta.

Para la entrada/salida se pueden direccionar 256 puertos de 8 bits de cada tipo; las transferencias se realizan entre el acumulador y el puerto designado. El conjunto de instrucciones del 8080 permite direccionar directamente cualquier puerto.

Interrupciones. El mecanismo es básicamente el mismo que en el 8008, pero ahora se pueden inhibir las interrupciones y además el conjunto de banderas se puede almacenar en la pila como si fuera un byte, por lo que el mecanismo resulta ahora práctico.

### 3.3. Zilog Z80

El Z80 es un microprocesador fabricado en tecnología NMOS diseñado de tal forma que todos los programas existentes para el 8080 pudieran ejecutarse en él sin modificación. Los diseñadores del Z80 no cambiaron pues ninguna instrucción del 8080; las nuevas utilizaron códigos de operación no utilizados (Tanenbaum, 1984). Existe una versión, el Z80A, que admite un reloj de mayor frecuencia.

El Z80 representa una mejora notable respecto a sus predecesores, incluye nuevos registros y un sistema versátil de interrupciones.

Arquitectura: En la figura 17 se representa el conjunto de registros del Z80: se observa una importante similitud con los del 18008 e 18080.

Existen dos bloques idénticos de registros de propósito general, seleccionables mediante una instrucción "exchange", cuyo objeto es servir como almacenamiento temporal y rápido para la gestión de interrupciones entre otras tareas. Todos los registros excepto el A (Acumulador) y el F (registro de banderas) se pueden referen-

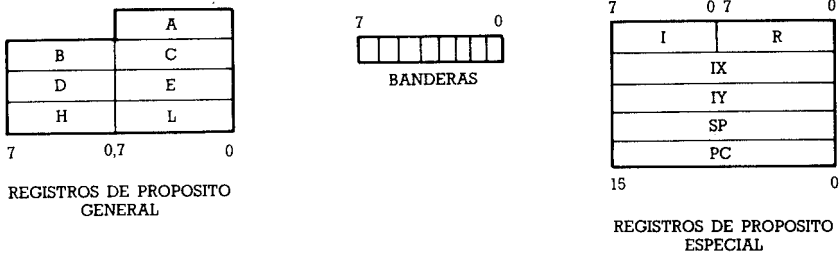


Figura 17. Registros del Z80.

ciar por parejas o aisladamente. Del registro F sólo son utilizados seis bits, que corresponden a las banderas de acarreo (C), cero (Z), signo (S) -que recoge el séptimo bit del acumulador, sin implicar esto el poder manejar cantidades con signo-, indicador de paridad/desbordamiento (PN) -indica la paridad del resultado al realizar una operación lógica o el posible desbordamiento al realizar una aritmética-, medio acarreo (H) y resta (N). Estas dos últimas son de uso interno del microprocesador cuando realiza operaciones de empaquetamiento BCD en el acumulador. Las cuatro primeras se utilizan como condicionantes de saltos o llamadas a subrutinas.

Entre los registros de propósito especial están el contador de programa (PC), el puntero de pila (SP) y dos registros índice (IX e IY), los cuatro de 16 bits. El registro I se utiliza en el modo de interrupción 2 (ver tratamiento de interrupciones). El registro R sirve para el refresco de memorias dinámicas, facilitando su uso. Este registro es un contador de direcciones y se utiliza conjuntamente con el terminal RFSH (patilla número 28).

*Instrucciones.* Las instrucciones del Z80 son básicamente una ampliación de las del 8080, pero se incluyen algunas que son una total novedad, como las de transferencia de bloques, que permiten el intercambio de zonas de memoria, y las de comprobación y posicionamiento de bits. La existencia de dos registros índice trae consigo el que haya instrucciones dedicadas a su manejo.

Los modos de direccionamiento son: inmediato de 8 y 16 bits, página cero modificado (a través de la instrucción RESTART), relativo a programa, directo, indirecto, indexado y relativo a registro (A-L).

Para el control del microprocesador hay dos instrucciones que son las de alto (HALT) y la de no operación (NO-OP). El sistema de interrupciones se maneja con una instrucción de inhibición y otras tres para designar el modo de atenderlas.

*Memoria y E/«* Como en el caso del 18080, con la peculiaridad de la introducción del citado registro dedicado al refresco de memorias dinámicas.

*Interrupciones:* Las interrupciones pueden ser enmascarables o no enmascarables; a estas últimas responde el microprocesador ignorando el próximo código de operación y realizando un RESTART a la posición 0066H (una instrucción 'restart', es una llamada a subrutina residente en la página cero -primeras 256 posiciones de memoria-).

*Computadores personales*

A una interrupción enmascarable puede responder de tres maneras, seleccionables por software:

MODO 0: De manera análoga a como lo haría el 18080.

MODO 1: La UCP responderá con un RESTART a la dirección 0038H.

MODO 2: De esta forma se puede realizar un CALL indirecto a cualquier posición de memoria con un solo byte suministrado por el periférico que interrumpe. El contenido del registro 1 y el de este byte se concatenan para formar una dirección que apunta a una tabla donde se tienen los comienzos de las rutinas de servicio.

**3.4. Aspectos comparativos**

En la figura 18 están reflejados algunos de los principales parámetros de los tres microprocesadores analizados. La evolución marca una línea ascendente en cuanto a complejidad y prestaciones, muy nítida con respecto al 8008. A medida que crece la complejidad de los circuitos se hace mucho más difícil analizar diferencias comparativas, por el nivel de tecnicismo requerido, que está fuera del alcance de una obra no especializada.

	8008	8080	Z80	
frec. reloj (Mhz)	0,5-0,8	2-3	2,5-4	
no. instruc.	66	111	150	
no. banderas	4	5	6	
memoria (bytes)	16K	64K	64K	
puertos e/s	8 e 24s	256 e 256s	256 e 256s	
patillas	16	40	40	
bus de datos	8*	8	8	
bus de direc.	8*	16	16	
tipos de datos	8 bit s/sig	8 bit s/sig 16 bit s/sig Emp. BCD	8 bit s/sig 16 bit s/sig Emp. BCD	
modos de direccionamiento	registro, inmediato	registro, inmediato directo (lim.) ind. (lim.)	registro, inmediato directo indirecto indexado rel. a programa página 0 (restart)	

\* multiplexados

Figura 18. Algunos parámetros de los pPs vistos.

El número de modos de direccionamiento prácticamente se ha duplicado con la aparición de cada uno de ellos, y la progresión en el número de banderas ha sido lineal (el número de banderas es un parámetro significativo a la hora de evaluar la complejidad interna de los microprocesadores). Por otra parte, el número de instrucciones ha sufrido un aumento de más del doble en esta generación, y la frecuencia de reloj se ha multiplicado por un factor de ocho.

En esta figura no están reflejados aspectos hardware significativos que hacen que el Z80 se distinga aún más de sus predecesores: tanto el 8008 como el 8080 no son estrictamente "microprocesadores en una sola pastilla" (microprocessor-on-a-chip), sino que para su funcionamiento requieren de chips especiales tales como generadores de reloj, controladores básicos y demultiplexadores de bus de datos y de direcciones. Con el Z80, una vez adquirido el chip, basta añadirle memoria y los puertos de entrada/salida. El reloj puede ser un simple circuito RC, aunque para el funcionamiento al límite máximo posible se recomienda un reloj de cuarzo. Además, el Z80 necesita una única tensión de alimentación (+5 volts.), mientras que tanto el 8008 como el 8080 necesitan dos (Sugarman, 1979).

#### 4. MICROPROCESADORES DE 16 BITS

La generación de los microprocesadores de 16 bits se inició en el año 1974 con la aparición del integrado PACE fabricado por National Semiconductor (Gupta y Toong, 1983a). En la actualidad, los microprocesadores más ampliamente difundidos son el 18086, Z8000, MC68000 y NS16032 u otros miembros de sus familias, por lo que centraremos el estudio sobre ellos.

En esta generación veremos que es norma habitual el que los microprocesadores presenten externamente un bus de datos de 16 bits, aunque internamente trabajen con cantidades de 32. Para poder realizar la clasificación nos hemos fijado únicamente en la presentación externa del bus de datos, discutiendo en los distintos apartados la estructura interna. El NS16032, aparecido en 1982, es considerado por varios autores como perteneciente a la generación de 32 bits, ya que opinan que esta generación se inició en 1981 con la introducción por Intel del  $\mu$ APX432 (Guterl, 1983).

##### 4.1. Intel 8086

Básicamente se trata de una versión mejorada, ampliada a 16 bits, del 8080. Internamente el 8086 mantiene un bus de datos de ocho bits similar al de su predecesor; esta estructura, añadida al hecho de que registros e instrucciones del 8080 son un subconjunto del 8086, hacen que el software de aquél sea fácilmente transportable a éste (Toong y Gupta, 1981). Entre los adelantos conseguidos sobre el 8080 figuran aritmética de 8 y 16 bits con y sin signo, incluyendo multiplicación y división, facilidades para el manejo de cadenas de datos (strings) y mecanismos para el manejo de código relocizable e implementación de sistemas mutiprocadores. La unidad de control está microprogramada.

*Arquitectura.* En la figura 19 se representa la estructura básica del 8086.

Consta de una unidad de ejecución (EU) y de una unidad de interfaz de bus (BIU),

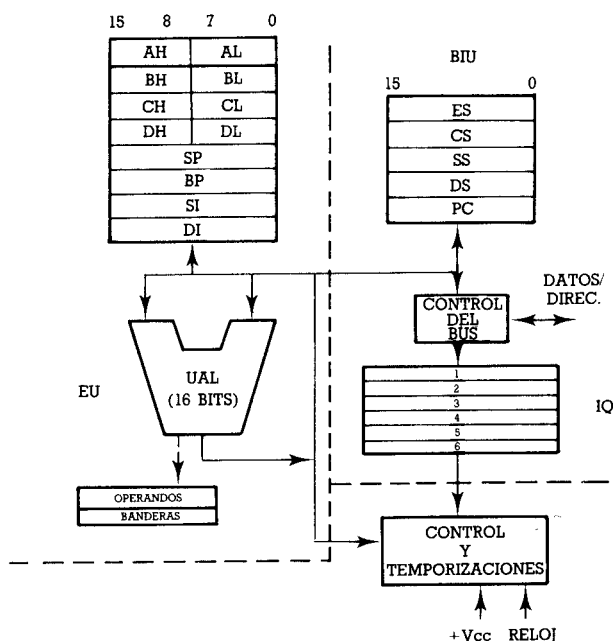


Figura 19. Estructura del 8086.

conectadas ambas por una UAL de 16 bits. La EU recoge instrucciones de la "cola de búsqueda anticipada" (IQ), la cual es cargada por la BIU (mecanismo de "prefetch") siempre que no se necesiten los buses para otras tareas: esta IQ es una estructura FIFO de seis octetos de capacidad.

La EU accede a memoria o a dispositivos periféricos haciendo una petición a la BIU. Ambas unidades actúan independientemente la una de la otra, por lo que los ciclos de búsqueda y de ejecución de las instrucciones se pueden solapar.

Hay tres grupos de registros: uno con registros de propósito general para guardar resultados intermedios (AX-DX), otro con registros punteros e índice (SP-DI) para localizar información en un segmento de memoria determinado, y un tercer grupo (ES-DS) para especificar estos segmentos. En la EU hay cuatro registros de 16 bits (los AX-DX) que pueden ser direccionados como ocho de 8 bits, resultando así compatibles con los del 8080. En la BIU, aparte de los registros de la cola, están los correspondientes al contador de programa (PC), segmento de código (CS), de datos (DS), de pila (SS) y extra (ES). Para gestionar la memoria, ésta queda dividida en una serie de segmentos que son controlados por los registros anteriores, los cuales actúan como punteros.

*Instrucciones.* Tiene un total de 95 instrucciones básicas de las que un buen número tienen una longitud de ocho bits. Fundamentalmente, su repertorio de instrucciones es una ampliación del 8080, aunque algunas poco frecuentes en este último han sido suprimidas.

Normalmente se realizan operaciones sobre uno o dos operandos, dejando el re-

sultado en el lugar de uno de ellos. El primer operando puede estar en un registro o en una dirección de memoria, y el segundo en un registro o ser una constante dentro de una instrucción.

Las instrucciones se dividen en las clásicas de transferencia, aritméticas y lógicas, de control de secuenciamiento, etc.; cabe destacar sin embargo un conjunto de instrucciones que se utilizan para manipular cadenas de caracteres, transfiriendo cadenas de octetos o palabras y comparando caracteres, así como otras que realizan funciones de traducción (de EBCDIC a ASCII por ejemplo).

El 8086 tiene una instrucción 'escape' con la cual se puede transferir control a un coprocesador, y de esta manera expandir el repertorio de instrucciones. Además hay instrucciones que permiten la repetición automática de la siguiente hasta que se verifique una condición.

Los modos de direccionamiento son: registro, inmediato de 8 6 16 bits, directo, registro indirecto, registro base, registro indexado, registro base indexado y relativo a programa.

Memoria y F-/S: La estructura de la memoria es de tipo segmentado. Se puede direccionar hasta 1 Mbyte de memoria, aun cuando la longitud del bus de direcciones sea sólo de 16 bits, sumando el contenido de un registro de dirección de segmento (Firmira 20)

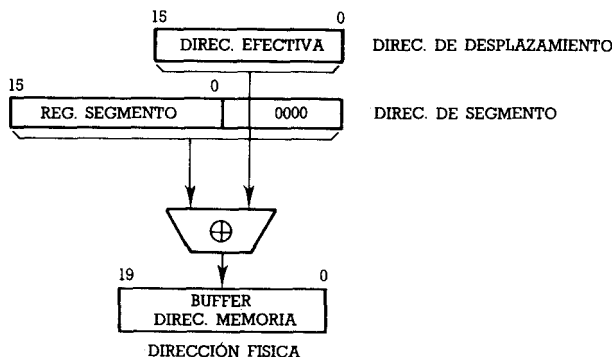


Figura 20. Creación de la dirección física de memoria en el 8086 (Morse et al., 1980)

En todo momento el programa puede acceder a cuatro de tales segmentos, indicados por los registros CS, DS, SS y ES.

En cuanto a la entrada/salida, el 8086 tiene un espacio reservado de 64K para estos fines. Se podría utilizar un espacio asignado sobre memoria, pero según la propia Intel esta técnica puede traer problemas al realizar configuraciones multiprocesador. Las transferencias se realizan entre acumulador y el puerto designado.

Interrupciones: Hemos visto que en los microprocesadores de 8 bits el dispositivo interruptor proporcionaba una instrucción, normalmente una CALL hacia la rutina de tratamiento de la interrupción. Esta instrucción era de ocho bits, de los cuales una parte estaba destinada a soportar el código de operación y un mínimo número de

ellos a soportar la dirección de comienzo. Con el 8086 el dispositivo interruptor proporciona directamente los ocho bits para identificar la interrupción, e internamente se supone que se trata de un salto a subrutina.

## 4.2. Zilog Z8000

La arquitectura de este microprocesador es completamente distinta a la de su predecesor, el Z80. Del Z8000 existen dos versiones con diferente número de patillas: el Z8001 (versión segmentada) de 48 patillas que direcciona 8M y el Z8002 de 40, con un bus de direcciones de 16 bits (Valero, 1984).

Se trata de una auténtica máquina de 16 bits, en la que tanto bus interno como externo tienen igual longitud. La unidad de control está cableada.

*Arquitectura:* En la figura 21 se representa la estructura de registros para ambas versiones.

Hay 16 registros de propósito general (R0-R15), algunos de los cuales se pueden dividir en dos de ocho bits. En la versión segmentada los registros R14 y R15 contienen respectivamente los números de segmento y el desplazamiento de los punteros de pila de los modos de sistema (S) y normal (N). Siguiendo con la tradición del Z80, ambas versiones incluyen un registro para el refresco de memorias dinámicas.

Todos los registros R0-R15 pueden ser utilizados como acumuladores, punteros a memoria o registros índice, excepto R0.

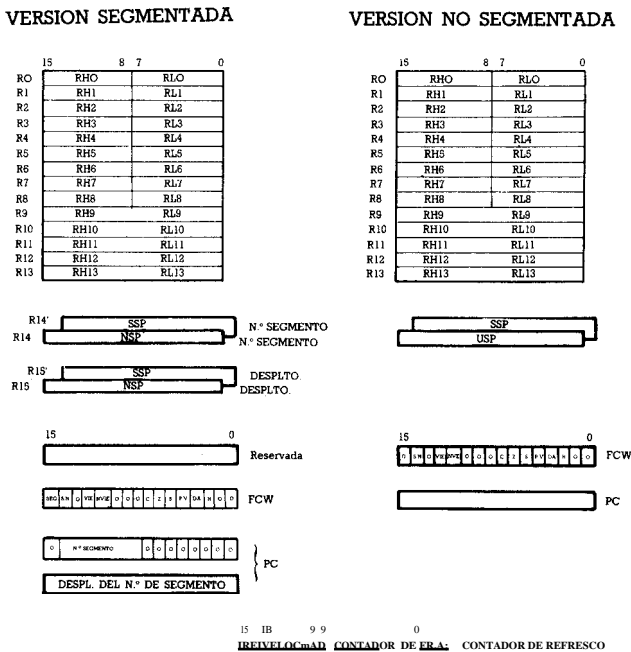


Figura 21. Registros del Z8000.

El Z8000 puede funcionar en modo sistema (en el que se pueden ejecutar ciertas instrucciones privilegiadas) o en modo normal, con lo que se facilita la implementación de sistemas operativos.

La estructura interna permite un cierto grado de entubamiento (pipelining) al hacer la búsqueda anticipada (prefetching) de la siguiente instrucción, siempre que los buses estén libres para ello.

*Instrucciones.* Las 110 instrucciones básicas están codificadas con criterio frecuencial, haciendo que las más utilizadas sean las más cortas. El conjunto de instrucciones se puede expandir con un mecanismo de desvío (los denominados "traps" -Ver cuadro 3-): al detectar un código de operación no incluido en el fundamental, se genera un "trap" para que este código de operación sea gestionado por un coprocesador o por software.

### **CUADRO 3. EXCEPCIONES, INTERRUPCIONES Y DESVÍOS**

Las excepciones son situaciones especiales que ocurren durante la ejecución de un programa y que requieren que se inicie un proceso de gestión adecuado. Las excepciones se dividen en interrupciones y desvíos ("Traes"). Las primeras son ocasionadas por hardware y se pueden producir, entre otras causas, por una petición de entrada/salida por parte de algún periférico o por un fallo de alimentación. Los desvíos son excepciones software causadas por ejemplo al detectar una división por cero o un código de operación no incluido en el repertorio básico de instrucciones.

La gestión de las interrupciones la realiza el sistema operativo, por lo que la existencia en casi todos los microprocesadores de 16 bits de facilidades para implementarlas (existencia de dos modos de funcionamiento) facilita en gran manera tal gestión.

Existe un conjunto de instrucciones privilegiadas que sólo se pueden ejecutar en el modo sistema y que proporciona una herramienta básica para el soporte de sistemas operativos.

Aparte de este conjunto de instrucciones privilegiadas están las usuales de transferencia, aritméticas (suma, resta, multiplicación y división con y sin signo, las dos primeras también en BCD natural), lógicas, de rotación y desplazamiento, de manipulación de bits, etc. Destaca un potente juego de instrucciones sobre cadenas de caracteres.

Los modos de direccionamiento son registro (directo e indirecto), absoluto, indexado, registro base, base indexado, relativo a programa e inmediato.

Memoria y E/S: En la versión segmentada, con la que se pueden direccionar hasta 8M, la memoria está dividida en 128 segmentos de 64K cada uno. El espacio de memoria se puede ampliar hasta 48M por medio de un mecanismo en el que a partir de la información sobre el estado del microprocesador se separan físicamente los espacios de código, datos y pila: para esta expansión es necesaria la conexión del integrado Z8010 (Unidad de gestión de memoria -Memory Management Unit- (Toong y Gupta, 1981).



## Computadores personales

Acercas de la entrada/salida, hay dos espacios de 64K separados para este fin. Las instrucciones de entrada/salida se ejecutan en modo sistema a través del programa supervisor. Hay dos tipos de instrucciones de E/S: las estándar, que transfieren datos entre CPU y periféricos, y las especiales, que hacen transferencias entre la CPU y los integrados de soporte.

Interrupciones: Las interrupciones pueden ser no enmascarables (NMI), no vectorizadas (NVI) o vectorizadas (VI). A la llegada de una de ellas a la CPU, ésta pasa al modo sistema y allí se gestionan. Al modo sistema se puede acceder también por programa (instrucción SC) o por un trap. La vuelta al modo normal se realiza por medio de la instrucción IRET.

### 4.3. Motorola MC68000

Se trata de un microprocesador microprogramado con estructura interna de 32 bits, aunque externamente presenta un bus de sólo 16. Para minimizar el tamaño de la memoria de control se ha implementado una estructura de dos niveles (correspondiente a los niveles de microprogramación y nanoprogramación) a expensas de aumentar el tiempo de ejecución de las instrucciones. Con el objeto de reducir este inconveniente se utiliza una estructura entubada en la que los ciclos de búsqueda y de ejecución se solapan.

Ofrece ayudas importantes al desarrollo de programas tales como un modo de depuración ("debug mode") y otro de ejecución paso a paso.

Arquitectura: El MC68000 posee una arquitectura modular con lo que nuevas prestaciones se podrán ir integrando en el chip a medida que la tecnología lo permita, como, por ejemplo, un procesador en coma flotante.

En la figura 22 se representan los bloques de registros de este microprocesador, así como su estructura interna.

Hay ocho registros de datos de 32 bits (D7-D0), direccionables como de 8 6 16, que se utilizan para contener datos o como registros índice: siete registros de direcciones de 32 bits para el cálculo de la dirección del dato, punteros a pila, registros

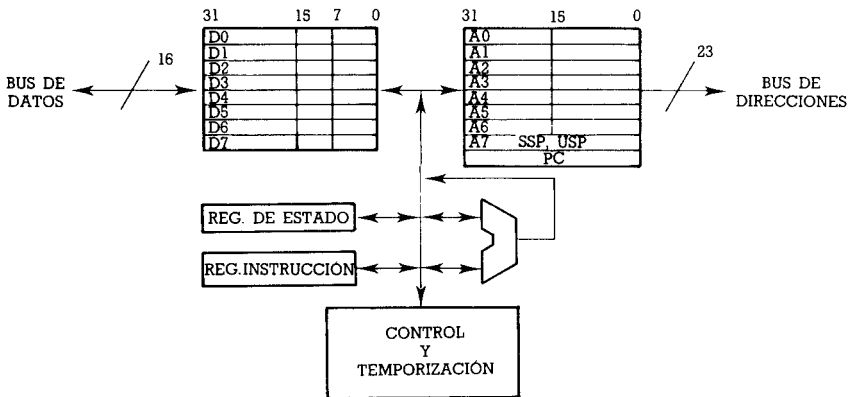


Figura 22. Estructura interna y registros del MC68000 (Valero, 1984).

base e índice. El registro A7 es un registro doble que apunta a la pila hardware del microprocesador.

El contador de programa tiene actualmente una longitud de 23 bits, pero se espera que en versiones sucesivas este registro llegue a tener hasta 32 bits.

El registro de estado (SR -Status Register-) guarda información sobre la máscara de interrupciones y sobre el estado general del microprocesador. Además, el bit 15, llamado "bit de traza", al estar a nivel alto posibilita la ejecución de un programa paso a paso.

Instrucciones: Tiene un total de 61 instrucciones básicas. El número exacto de instrucciones es siempre un parámetro confuso dependiente de la forma de contarlas. Hay instrucciones multifuncionales por ejemplo, y también versiones distintas de un mismo microprocesador básico, con un repertorio ligeramente diferente. Por estas razones entre otras, el número dado anteriormente podría inducir a infravalorar a esta máquina. El repertorio de instrucciones se puede ampliar o modificar actuando a nivel de microprograma o causando desvíos al detectar los diversos códigos de operación.

Hay facilidades para cambios de contexto (multiprogramación) y existe la posibilidad de tener dos modos de funcionamiento, normal y supervisor.

Las instrucciones se pueden dividir en los grupos ya establecidos para los anteriores microprocesadores, aunque cabe destacar la carencia de instrucciones destinadas al manejo de cadenas. Como contrapartida, las instrucciones de control de secuenciamiento pueden ser condicionadas a un gran número de situaciones (Valero, 1984).

Los modos de direccionamiento son: registro (directo e indirecto), registro indirecto con pre y postincremento, relativo a base, registro indirecto-indexado con desplazamiento, relativo al contador de programa, absoluto e inmediato de 3, 8, 16 o 32 bits.

Memoria y E/S: Con las 23 líneas actuales de direccionamiento se tiene una capacidad de 16M. Este espacio es lineal, sin ningún tipo de segmentación. Para realizar dicha segmentación de memoria, el fabricante proporciona el chip MC68415, que ofrece gestión y protección de memoria, dividiéndola en 32 segmentos de una longitud variable entre 256 bytes y 16 Mbytes. De esta forma se pueden direccionar hasta 64M.

No hay un espacio reservado para E/S. Todo este espacio está asignado en memoria, por lo que no hay instrucciones específicas para tal función.

Interrupciones: Las interrupciones son vectorizadas, con la máscara de interrupciones residente en el registro de estado, existiendo ocho niveles de prioridad.

#### **4.4. National Semiconductor NS 16032**

Este es un microprocesador de difícil catalogación, debido a sus altas prestaciones y a su bus interno de 32 bits, aunque externamente siga presentando una estruc-

## Computadores personales

tura de 16. Se puede aumentar su potencia añadiendo procesadores esclavos tales como el 16081 (Unidad de coma flotante) o el 16082 (Unidad de gestión de memoria). Al igual que el MC68000, posee una unidad de control microprogramada en dos niveles.

Arquitectura: En la figura 23 se representa el conjunto de registros del 16032. Hay ocho registros de 32 bits de uso general para cálculos de direcciones y almacenamiento intermedio de datos, y otros ocho de uso especializado que son el contador de programa (PC), que actualmente tiene 24 bits pero que en futuras versiones alcanzará los 32, base de interrupciones (INT BASE) que apunta al principio de una tabla donde se guarda información relativa al servicio de las excepciones, registros punteros a pilas (SPO y SPI), registro de estado del microprocesador (Figura 24), base estática (SB), para el manejo de subrutinas y el "registro módulo" (MOD), que es un puntero hacia la tabla de módulos del programa.

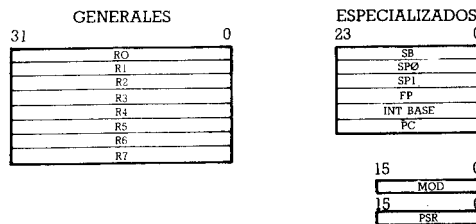


Figura 23. Registros del NS16032 (Valero y Vidal, 1984).

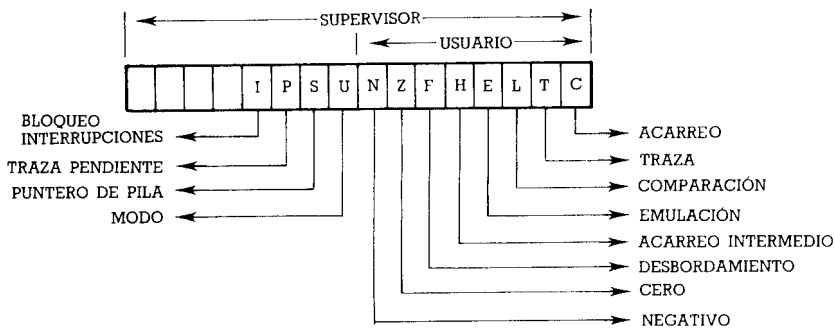


Figura 24. Registro de estado del NS16032 (PSR) (Valero y Vidal, 1984).

Este microprocesador tiene integradas facilidades para trabajar en dos modos (supervisor y usuario), lo cual es útil para el diseño de sistemas operativos.

La UAL es de 32 bits, con un potente juego de instrucciones, ampliables con la posibilidad de poder conectar procesadores esclavos.

La estructura interna está entubada, por lo que los ciclos de búsqueda y ejecución se pueden solapar; hay además un mecanismo de búsqueda anticipada de la siguiente instrucción a ejecutar (prefetching), realizado en base a una estructura FIFO de igual forma que en el 8086.

Instrucciones. Hay un total de 82 instrucciones básicas (Gupta y Toong, 1983b). De entre todas destacan las dedicadas al manejo de cadenas de caracteres y las de aritmética (suma, resta, multiplicación y división) con y sin signo, y de tratamiento de matrices. Tiene también un potente juego para el tratamiento de subrutinas y procedimientos, así como las dedicadas a servir de ayuda a la supervisión. El juego de instrucciones es completamente ortogonal, lo que significa que todos los modos de direccionamiento son aplicables a todas las instrucciones.

Los citados modos de direccionamiento son los siguientes: Inmediato (de ocho, 16 ó 32 bits), absoluto, registro, relativo a registro, indexado con preescalado, pila y relativo a memoria (haciendo uso de los registros FP, SB y SP).

Memoria: La memoria es un espacio lineal sin segmentación de 16M. Este valor se puede aumentar a 32M con la unidad de gestión de memoria 16082, utilizando técnicas de memoria virtual (Ver cuadro 4 para una explicación de estas técnicas). La traducción de dirección virtual a real se realiza a través de dos niveles de tablas de páginas y especificaciones de desplazamientos para cada una de ellas: cada página lleva asociado un código de protección de forma que se puede controlar el acceso a cada una de ellas (Gupta y Toong, 1983b).

#### CUADRO 4. MEMORIA VIRTUAL

Tanto en sistemas de mono como de multiprogramación, el programa(s) del usuario(s) pueden no caber completamente en memoria principal. Este hecho hace necesario un continuo trasiego de información entre disco y memoria principal, de forma que en esta última resida en todo momento el entorno inmediato del programa en ejecución. La utilización de técnicas de memoria virtual permite que el programador utilice en sus programas unas direcciones denominadas "virtuales" de forma que vea la combinación de memoria principal y de masa como un solo espacio de direccionamiento. Por esta razón es necesario que continuamente se estén traduciendo direcciones virtuales a físicas, pudiendo residir estas últimas tanto en memoria principal como de masa.

Interrupciones. Todas las interrupciones, al igual que los desvíos, son ejecutados en modo supervisor, utilizándose la pila direccionada por SPO. Ordenadas de mayor a menor prioridad, las interrupciones se dividen en no enmascarables (NMI), no vectorizadas (NVI) y vectorizadas (VI).

### 4.5. Aspectos comparativos

La generación de microprocesadores de 16 bits nació de acuerdo con dos orientaciones distintas (Valero, 1984):

1. Aprovechando las ventajas que ofrecían los progresos microelectrónicos, realizar microprocesadores lo suficientemente complejos como para hacerlos compatibles en software con los miniordenadores ya existentes en el mercado.
2. Fabricar microprocesadores de 16 bits compatibles al máximo con los anteriores de ocho y con sus periféricos.

Actualmente se trata de aprovechar al límite las altas densidades de integración

*Computadores personales*

obtenibles, sin preocuparse en exceso de los microprocesadores anteriores, realizando arquitecturas modulares, fácilmente ampliables.

En la tabla de la figura 25 se presenta un resumen de las principales características de los microprocesadores analizados.

	18086	Z8000	M68000	N516032
anio	1978	1979	1980	1982(\$6)
n.º instr.	95	110	61	82(\$1)
Bus datos/direc. multiplexado	sí	sí	no	sí
memoria	1M	48M (\$2)	64M (\$3)	16M
reloj	5Mhz	2.5-3.9	5-8Mhz	10Mhz
memoria virtual	no	no	no	sí
aritmética en coma flotante	no	no	(\$4)	sí
cadena (strings)	sí	sí	(\$5)	sí
dos modos	no	sí	sí	sí
programación	sí	no	sí	sí
modo depuración	no	no	sí	no

(\$6), (\$1) Gupta y Toong, 1983b  
 (\$2) Versión segmentada  
 (\$3) Memoria segmentada  
 (\$4), (\$5) Actualmente no integrados

Figura 25. Principales características de los microprocesadores analizados (Toong y Gupta, 1981).

Una vez realizada la consideración sobre el número de instrucciones del MC68000 (apartado 4.3), es de notar que el citado número de instrucciones no varía sustancialmente a lo largo de toda la generación. Por otra parte, es característica casi general de estos microprocesadores el presentar dos modos de funcionamiento, normal y supervisor. De esta manera se pueden implementar más fácilmente los sistemas operativos que en los microprocesadores de la generación anterior.

Destacan los diferentes rangos de memoria que puede direccionar cada microprocesador, de forma que cada uno de ellos se centra en aplicaciones determinadas. Así, una aplicación para edición de textos requiere normalmente mucha menos memoria que la gestión de una base de datos; además, estos microprocesadores son capaces de soportar sistemas operativos de multiprogramación, y en estos casos la cantidad de memoria depende del número de usuarios conectados. Todos los microprocesadores estudiados proporcionan facilidades para la creación de sistemas multiprocesadores, aunque tales facilidades son muy primitivas, por lo que estas implementaciones presentan graves inconvenientes (Toong y Gupta, 1981).

Haciendo un análisis detallado de los repertorios de instrucciones de cada microprocesador, se aprecia un acercamiento cada vez mayor a los Lenguajes de Alto Nivel (LANs). De hecho, uno de los retos planteados en esta generación fue el que los nuevos microprocesadores deberían ser un buen soporte para los LAN tales como Pascal, Ada y otros. así, en el NS16032 aparece un nemónico "CASE", análogo a la instrucción CASE de Pascal y otros lenguajes; las instrucciones para realizar bucles de diversos tipos son comunes a todos ellos: ACB (add, compare and branch) en el NS16032, REP en el 18086, DJNZ en el Z8000 y DBcc en el MC68000.

El tiempo de ejecución de las instrucciones es un factor importante a la hora de escoger un microprocesador determinado para una aplicación concreta, aunque no es el único, ni en muchos casos el mejor. En la figura 26 se representan los tiempos de ejecución más significativos.

OPERACION	TIPO DE DATO	18086	Z8000	M68000	NS16032
transferir registro a registro	byte/palabra	0,40	0,75	0,50	0,30
transferir memoria a registro	byte/palabra	3,40	3,50	1,50	1,00
transferir memoria a memoria	byte/palabra	7,00	7,00	2,50	1,60
salto condicional	efectuado	1,60	1,50	1,25	1,40
	no efectuado	0,80	1,50	1,00	0,70
salto a subrutina		3,80	3,75	2,25	2,50

Figura 26. Velocidad de ejecución (Ps) de los microprocesadores analizados (Toong y Gupta, 1981).

Por fin, en la figura 27 se hace un resumen de las principales características de los microprocesadores analizados, evaluados de A a D, y que puede servir para hacerse una idea de conjunto, aunque siempre muy relativa.

Característica	18086	Z8000	M68000	NS16032
Velocidad	C	B	A	A
N.º registros	B	A	A	C
Memoria	D	A	A	B
Compatibilidad con anteriores pPs	A	B	B	B
Integrados de soporte	A	B	C	D
Facilidades para multiproceso	B	B	B	C

Clave: A: excelente, B: bueno, C: regular, D: mal

Figura 27. Evaluación global de microprocesadores de 16 bits (Toong y Gupta, 1981).

## 5. MICROPROCESADORES DE 32 BITS

Se suele considerar que esta generación se inicia en el año 1981 con la introducción comercial del iAPX432 por parte de Intel. Anteriormente, en el año 1980, IBM implementó un IBM370 en un circuito integrado, pero la falta de producción comercial de este microprocesador es la causa de que esta fecha no sea tenida en cuenta (Gupta y Toong, 1983a).

Para seguir los pasos de esta generación se han escogido tres microprocesadores que, a excepción del Intel 80386, son completamente diferentes en cuanto a su arquitectura comparados con sus predecesores de 16 bits. Motorola con el MC68020 y National Semiconductor con el NS32032 han realizado "ampliaciones" de los respectivos MC68000 y NS16032, dotándolos entre otras cosas de un bus de datos externo de

## Computadores personales

32 bits. Sin embargo, las similitudes entre ellos son muy grandes por lo que no serán analizados.

Llegados a este punto, hay que agradecer a los doctores Toong y Gupta, ambos en el MIT, el gran número de resúmenes y evaluaciones sobre microprocesadores que han ido publicando en la literatura técnica, en especial sobre microprocesadores de 32 bits, de los que hay una notable escasez. Concretamente, la redacción de este capítulo habría sido muy complicada de no disponer de sus trabajos sobre el tema.

### 5.1. Bellmac 32A

Este microprocesador ha sido desarrollado por los laboratorios Bell con tecnología CMOS, utilizando "circuitos dominó" con los que se consigue duplicar la velocidad de los circuitos CMOS tradicionales. Su diseño está orientado a servir de soporte para el lenguaje "C". Entre las características hardware más sobresalientes está un registro de desplazamiento de diseño particular que permite mover hasta 32 bits en un solo ciclo de reloj.

Arquitectura. La estructura del Bellmac 32A se presenta en la figura 28. Se trata de una estructura entubada, con una unidad de búsqueda que controla el acceso a la memoria principal, y una unidad de ejecución que controla la manipulación y el proceso de datos. La cola de instrucciones se va llenando con las instrucciones recogidas de memoria: la unidad aritmética de direcciones realiza los cálculos de las direcciones.

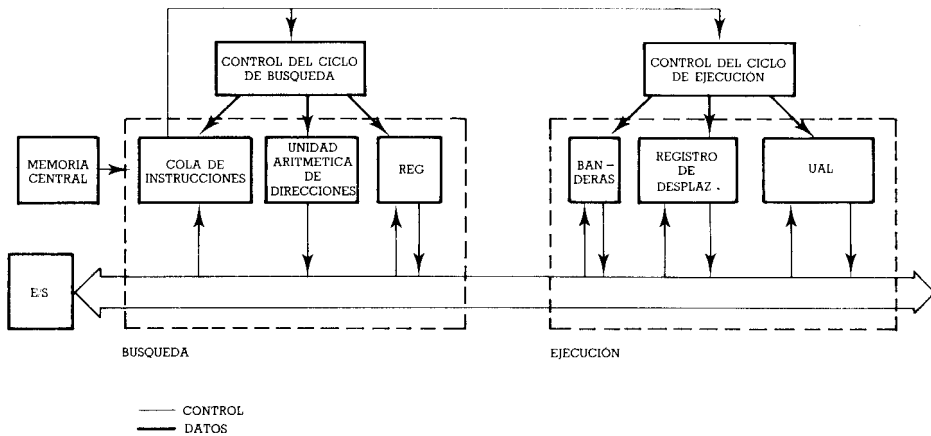


Figura 28. Estructura interna del Bellmac 32A (Gupta y Toong, 1983b).

El auge que tienen hoy en día los sistemas operativos orientados hacia procesos hace que sea conveniente la existencia de mecanismos para almacenar todas las instrucciones, datos y contenidos de registros asociados a un proceso cada vez que se cambia de uno a otro: en el Bellmac 32A estas funciones se realizan por hardware.

En cuanto a los registros, el Bellmac 32A tiene un contador de programa y otros 15 registros de propósito general, todos ellos de 32 bits. De estos 15, tres se utilizan para el apoyo del sistema operativo y son utilizables cuando el microprocesador está en el nivel de ejecución "núcleo" (Kernel). Otros tres registros son utilizados por ciertas instrucciones como punteros a pilas, a argumento o como "Trame pointers".

Instrucciones: Las 169 instrucciones de este microprocesador están fuertemente orientadas a la ejecución de programas en "C": así, el formato de cadenas de caracteres es conforme con las especificaciones de "C" y posee potentes instrucciones para el manejo de procedimientos y transferencia de control entre ellos. Las instrucciones pueden ser de uno, dos o tres operandos, siendo los dos últimos tipos utilizables por todos los operadores. Los principales inconvenientes son la inexistencia de instrucciones en coma flotante y de aritmética decimal.

Memoria: El Bellmac 32A ofrece varios modos de direccionamiento: literal, inmediato de 8, 16 ó 32 bits, registro, registro indirecto, desplazamiento corto, absoluto (normal e indirecto) y desplazamiento indirecto de 8, 16 ó 32 bits.

Incluye además un conjunto de mecanismos de gestión de interrupciones con cuatro niveles de prioridad y una interfaz hardware para un sistema operativo orientado hacia procesos.

## 5.2. "Focus" de Hewlett-Packard

Se trata de un microprocesador de uso interno de Hewlett-Packard que es el corazón del sistema HP9000, un microcomputador del que se afirma que tiene la potencia de un minicomputador como el VAX a un precio muy inferior (Finkler, 1983). Al igual que el Bellmac 32A, posee un registro de desplazamiento que permite mover hasta 31 bits en un solo ciclo de reloj.

Dos integrados, un controlador de memoria y un procesador de entrada/salida, dan facilidades para la comunicación con la memoria y con dispositivos periféricos.

Como ya se ha comentado en algún otro lugar, en esta máquina se han integrado 450.000 transistores, el mayor número hasta la fecha. Evidentemente, una estructura tan compleja necesita de un proceso igualmente complejo de verificación del correcto funcionamiento al final de la línea de producción. Para facilitar esta tarea, abaratando el precio final, hay una rutina en el chip que en algo más de un segundo verifica el estado general del microprocesador. Esta rutina se ejecuta cada vez que se conecta la alimentación.

Arquitectura: Posee una arquitectura entubada que le permite el solapamiento de los ciclos de búsqueda y de ejecución. La Unidad de Control está microprogramada, residiendo el microprograma en una ROM de 9216 palabras en páginas de 32 palabras: cada palabra tiene una longitud de 38 bits. Con este diseño se consigue la realización de pequeños saltos dentro de una página concreta de microprograma sin interferir con el flujo normal de microinstrucciones.

Hay una pila con 31 registros utilizados para el manejo de instrucciones, almacenamiento general de datos, direccionamiento del sistema y estado del mismo (Burk-



## Computadores personales

hart et al., 1983). Cuatro registros almacenan localmente los valores superiores de la pila de datos para permitir un rápido acceso a ellos. Otros tres registros están dedicados a realizar una cola de instrucciones en los que se incluye un hardware adicional para predecodificar los códigos de operación.

La unidad aritmético-lógica contiene un sumador de 32 bits del tipo "búsqueda anticipada" (look-ahead) que también permite la realización de operaciones de multiplicación y división de enteros con la ayuda de hardware especial. Posee cuatro registros utilizables para el almacenamiento de resultados u operandos.

*Instrucciones:* El repertorio de instrucciones está orientado al manejo de pilas. Cada programa tiene su propia pila de ejecución para albergar variables locales, pasar parámetros a procedimientos, salvar el estado del proceso durante las llamadas a los mismos y evaluar expresiones. Las expresiones aritméticas operan sobre las dos palabras superiores de la pila y dejan el resultado en ella. De esta forma hay operaciones de un solo operando como ADD, SUB, AND y OR, que no requieren un acceso a memoria para obtener el operando. En el total de 230 instrucciones se incluyen las de carga y almacenamiento de registros y las de manejo de cantidades de 1, 8, 16, 32 y 64 bits.

En todas las instrucciones de referencia a memoria se hace una comprobación por hardware de que la dirección especificada está dentro de los límites permitidos: ésta es una operación que tradicionalmente se realizaba por software.

Los modos de direccionamiento son directo, directo indexado, indirecto e indirecto indexado, todos ellos referidos a un registro base.

Las instrucciones aritméticas permiten las cuatro operaciones básicas con números en coma flotante, siguiendo el formato propuesto por el Institute of Electrical and Electronics Engineers -IEEE-, así como una aritmética de precisión con la que se pueden manejar enteros de más de 32 bits.

*Memoria:* Este microprocesador contempla el espacio de memoria de cada programa dividido en un segmento de código activo (uno de los 4.096 posibles segmentos de código), un segmento de pila, un segmento de datos globales y un conjunto de 4.096 segmentos de datos externos. Los punteros a segmentos se mantienen en registros de 32 bits dentro del propio microprocesador. A los segmentos de datos externos se accede a través de un conjunto de tablas residentes en memoria.

Las condiciones excepcionales que pudieran aparecer en la ejecución de un programa son tratadas mediante desvíos al sistema operativo que pueden ser divididos en dos grupos:

1. Condiciones de error: Intentos de ejecutar instrucciones privilegiadas en modo usuario, división por cero, errores del sistema, etc.
2. Situaciones que requieren la intervención del sistema operativo: Desbordamiento de la pila y ayudas a la depuración de programas en lenguajes de alto nivel, por ejemplo.

Al sistema operativo también se accede para realizar las operaciones de entrada/salida. Hay una jerarquía de 16 niveles de interrupción.

### 5.3. Intel iAPX432

El iAPX432 es bastante distinto de los microprocesadores estudiados hasta ahora. Los anteriores están basados en un único integrado mientras que el iAPX432 es un conjunto de tres. Su estructura está pensada para servir de soporte al lenguaje ADA. Los tres integrados que forman el iAPX432 se dividen de la siguiente forma: el sistema procesador general de datos (GDP) que está formado por el iAPX43201, responsable de la decodificación de las instrucciones, y el iAPX43202, que lleva a cabo la ejecución de las mismas; por otra parte está el iAPX43203, que es el procesador de entrada/salida, con funciones de interfaz para entrada/salida y una capacidad limitada de ejecución de microinstrucciones.

Con el iAPX432, Intel ha roto la línea seguida por sus predecesores, el 8080 y el 8086: este cambio de línea ha proporcionado una mayor capacidad de proceso pero limita en gran medida la compatibilidad con sus anteriores productos.

Arquitectura. En ejecución, el conjunto de los tres iAPX432 intercambian información a través del bus de conexión memoria-procesador (Ver figura 29).

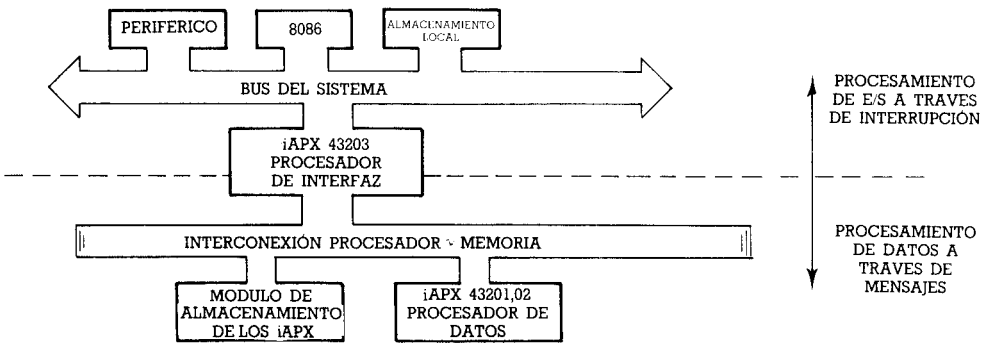


Figura 29. Estructura del iAPX432 (Gupta y Toong, 1983b).

La estructura de registros del iAPX432 es completamente diferente de lo visto hasta ahora. Una unidad de ejecución de microinstrucciones lleva a cabo varias funciones que tradicionalmente estaban asociadas a registros. Según Intel, la complejidad de los compiladores se ve reducida al mantener a los registros "detrás del escenario", en vez de ser características visibles de la arquitectura.

Instrucciones: Tiene un total de 221 instrucciones, siendo la más larga de 344 bits. El iAPX432 soporta datos enteros en hardware, frente a la solución software empleada hasta ahora (Gupta y Toong, 1983b). De igual manera que el Focus de Hewlett-Packard, el iAPX432 lleva a cabo comprobaciones de los límites de las direcciones en tiempo de ejecución. Soporta cantidades en coma flotante almacenadas como palabras, dobles palabras y como cantidades de 80 bits; esta última forma se utiliza para guardar resultados intermedios con el objeto de conseguir una mayor precisión. También posee instrucciones que actúan sobre cadenas de caracteres.

Como estructura de datos particular están los llamados objetos, que son estructuras de datos que contienen información organizada de alguna manera específica. Ta~

## Computadores personales

los objetos se pueden referenciar como una entidad única; su organización interna está protegida del resto de los procedimientos por mecanismos hardware. Cada objeto tiene definidos para él un conjunto de procedimientos e instrucciones para manipularlo directamente. Con el concepto de objeto, la multiprogramación y la realización de sistemas multiprocesadores se simplifican, así como se facilita la implementación de lenguajes de alto nivel, como ADA o PL/1.

Hay cuatro modos de direccionamiento: base e indexado directos, para acceder a registros (records), base directo, índice directo, para acceder a arrays estáticos y base indexado indirecto, para acceder a arrays dinámicos.

*Memoria:* El  $\mu$ APX432 utiliza un esquema de memoria segmentada, con un total de 2<sup>14</sup> segmentos, cada segmento con una longitud de 2<sup>11</sup> bytes, lo que proporciona un espacio virtual total de 2<sup>25</sup> bytes. Los segmentos pueden ser de acceso o de datos.

### 5.4. Intel 80386

Frente a las dificultades que está teniendo el  $\mu$ APX432 para su lanzamiento comercial, el futuro de este producto se presenta esperanzador por estar llamado a ser el corazón de la gama alta de ordenadores personales de IBM, lugar que está ocupado en la actualidad por el 80286.

Posee un modo de funcionamiento en el que el fabricante asegura la compatibilidad a nivel de código objeto con el 8086 y 80386, ofreciendo de esta forma acceso directo a la gran cantidad de software disponible para estos microprocesadores. Al igual que el FOCUS de Hewlett-Packard, al ser conectado a la alimentación ejecuta una rutina de auto-test, en la que comprueba el estado de sus principales partes funcionales.

Exteriormente resalta su peculiar empaquetamiento, el cual está reflejado en la figura 30. La necesidad de sacar al exterior todo un auténtico bus de datos de 32 bits para evitar el uso de técnicas de multiplexado en aras de la rapidez ha obligado a Intel a prescindir del típico integrado DIL en favor de esta nueva técnica denominada "pin-grid array".

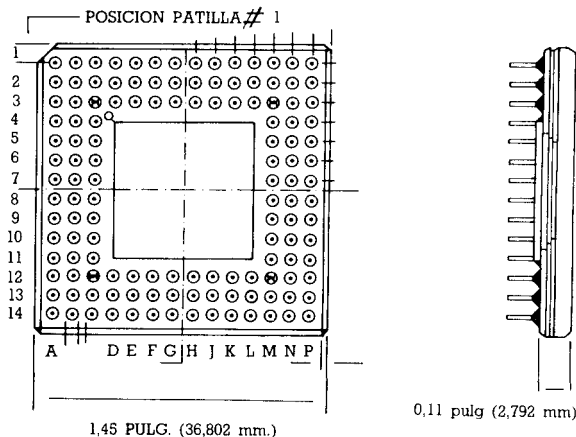


Figura 30. Empaquetamiento del 80386.

Arquitectura: El 80386 posee dos modos de funcionamiento. El primero de ellos, denominado "real mode", es el que está presente al ser conectada la alimentación y en él presenta básicamente la misma arquitectura que el 8086, con la ventaja del acceso a registros de 32 bits. El segundo de ellos recibe el nombre de "protected mode" y en él están presentes todas las características del 80386, como el sofisticado sistema de gestión de memoria, las instrucciones específicas para la implementación de sistemas operativos multitarea o diversos mecanismos hardware de protección, todo esto sin perder la compatibilidad en código objeto con anteriores productos.

Los registros del 80386 se agrupan en las siguientes categorías:

- Registros de propósito general y de segmentos: contador de programa y "flags". Son los representados en la figura 31 y guardan un gran paralelismo con los del 8086. Posee un total de 18 banderas que reflejan el estado interno del microprocesador.
- Registros de control y de direcciones del sistema: Son un total de siete registros que guardan información general sobre el estado de la máquina que concierne a los procesos del sistema operativo. En particular, los registros de direcciones del sistema contienen punteros a las tablas de descriptores de los citados procesos.
- Registros de depuración y de prueba: las facilidades para la depuración de programas se centran en la existencia de seis registros de depuración, que permiten introducir puntos de prueba en el programa que esté siendo examinado. Los dos registros de prueba permiten la comprobación del correcto funcionamiento de una memoria asociativa encargada de agilizar las referencias a memoria.

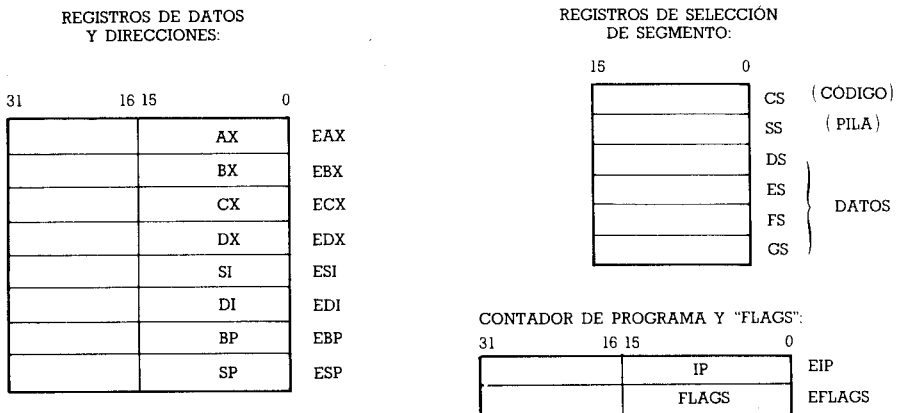


Figura 31. Registros del 80386.

El acceso a estos registros está restringido en función del modo en el que se encuentre el microprocesador.

Instrucciones. Como viene siendo habitual en los microprocesadores de 32 bits, en el repertorio de instrucciones del 80386 aparecen las correspondientes de multiplicación y división, manejo de strings y de ayuda a la implementación de lenguajes de alto nivel. También están presentes instrucciones que facilitan el diseño de siste-

### Computadores personales

mas operativos. Posee un total de 129 instrucciones combinables con once tipos de direccionamiento.

**Memoria.** La unidad de gestión de memoria integrada en el propio chip permite la división del espacio de memoria en segmentos y páginas. Los segmentos tienen acotada su longitud máxima a cuatro gigabytes cada uno. Éstos pueden a su vez fraccionarse en una o más páginas de 4K. Como cada tarea del sistema operativo puede tener asignados un máximo de 16.381 segmentos, el total de espacio virtual para cada una de ellas puede ascender a 64 terabytes.

Las entradas y salidas tienen un espacio reservado de 64K para tal fin, aunque está abierta la posibilidad de realizar la entrada/salida sobre memoria ("memory-mapped I/O"). La comunicación con el coprocesador aritmético se realiza a través de posiciones reservadas en el citado espacio de 64K.

### 5.5. Aspectos comparativos

El  $\mu$ APX432 no es el único microprocesador basado en varios integrados. El Focus de Hewlett-Packard requiere un controlador de memoria y un procesador de entrada/salida para realizar un trabajo significativo.

En la figura 32 se resumen las principales características de estos microprocesadores.

	BELLMAC	FOCUS	$\mu$ APX432	180386
año de introducc. comercial tecnología	<b>1982</b> CMOS dominó	<b>1982</b> NMOS	<b>1981</b> HMOS	<b>1985</b> CHMOS III
patillas	63 activas <b>84</b> total	<b>83</b>	<b>64x3</b>	<b>132</b>
reloj (MHz)	10	18	8	16
memoria máxima direccionable (bytes)	2 <sup>32</sup>	2 <sup>41</sup>	2 <sup>40</sup>	2 <sup>46</sup>
número de instrucciones	<b>169</b>	<b>230</b>	<b>221</b>	<b>129</b>
modos de direccionamiento	18	10	5	11

Figura 32. Características generales de los cuatro  $\mu$ Ps (Gupta y Toong, 1983b).

La gran complejidad que presentan estos microprocesadores hace que no sea posible establecer una clasificación fijándose tan sólo en unos datos numéricos acerca de la frecuencia de reloj, número de instrucciones y modos de direccionamiento, etc. Una estrategia de selección debe estar orientada a analizar la correspondencia entre la aplicación que quiere darle el usuario y las funciones que están implementadas en hardware. Esta es una cuestión que se presentaba en la generación anterior, pero que es ahora cuando toma toda su dimensión, ya que, como se ve, las generaciones van orientándose más por funciones software (sistemas operativos, compiladores y lenguajes).

Las prestaciones que ofrecen los microprocesadores de 32 bits se aproximan cada vez más a las de los grandes ordenadores. Comparando tiempos invertidos en multi-

plicaciones entre el iAPX432 y el IBM370/148, se obtienen los siguientes resultados (Gupta y Toong, 1983b):

	<u>iAPX432</u>	<u>IBM370/148</u>
Enteros 32 bits .....	5ps	16 ps
Pto. flotante, 80 bits .....	27Ps	38,5Ps

En meros términos de potencia de cálculo, el integrado de Intel es superior al IBM. Siguiendo esta línea, se espera que el Bellmac 32A y el Focus de Hewlett-Packard superen a los IBM370/158.

Pese a estas sorprendentes prestaciones, los microprocesadores comentados, a excepción del 180386, tienen un serio inconveniente a la hora de introducirse comercialmente por no guardar una "compatibilidad hacia arriba" (upward compatibility) con ningún producto anterior, de forma que el posible elector de uno de los tres microprocesadores debería escoger entre algunas de esas alternativas: esperar a que el software para su aplicación sea desarrollado, desarrollárselo él mismo o utilizar un microprocesador de una generación anterior. En este sentido es probable que hasta que el nuevo software no esté disponible, tengan una mayor aceptación máquinas como el M68020, el NS32032 o el propio 180386, que es lo que está sucediendo en el momento de la redacción de este anexo.

Para finalizar, en la figura 33 se tiene un resumen de la evaluación de tres de los integrados comentados (Gupta y Toong, 1983b).

	BELLMAC 32A	FOCUS	iAPX432
velocidad	B	B	C
capacidad de direccionamiento	A	A	B
compatibilidad con otros BPs	C	C	C
apoyo de software	B	B	A
capacidad para multiproceso a gran escala	B	B	A

Clave: A: excelente, B: bien, C: regular, D: mal

Figura 33. Evaluación de algunos de los microprocesadores comentados.

## 6. EVOLUCIÓN Y TENDENCIAS

### 6.1. Algunas directrices en la evolución

#### 6.1.1. EL PASO DE SOFTWARE A HARDWARE

En la actualidad, lo que encarece el precio final real de un ordenador en uso son fundamentalmente los programas de aplicación (el software). El estado de la tecnología permite que una UCP como la Z80 tenga un precio tal vez mil veces inferior al de un ordenador personal basado en ella. La diferencia de precio se debe, entre otros factores, al coste de programación necesario para hacer operativa y práctica a la máquina.

## Computadores personales

El hardware resulta mucho más barato que el software. Un microprocesador de 32 bits, pese a ser internamente increíblemente complejo, tiene un precio muy inferior al de la aplicación software más sencilla.

Existe un problema adicional: la escasez de ingenieros de software y programadores (Lilen, 1984). Según A. Grove, presidente de Intel, para 1990 se necesitarán en EE. UU. un millón de estos especialistas, mientras que las escuelas tienen capacidad para formar como máximo algunas decenas de miles al año. Esto puede traer consigo un encarecimiento progresivo de los productos informáticos y, por tanto, un retroceso en su penetración mundial.

La solución adoptada hasta ahora consiste en desplazar al hardware funciones que tradicionalmente se habían realizado por software. Fue así como los microprocesadores de 16 bits incluyen como integrados de soporte procesadores de coma flotante. La aritmética en coma flotante es un complejo de operaciones que en un microprocesador de 8 bits puede implicar un buen número de líneas en ensamblador, y otro tanto de horas de programador. Además, al trasladar estas rutinas a hardware, se ha aumentado su velocidad de ejecución.

El sistema operativo es fundamentalmente un gran programa que gestiona los recursos del ordenador facilitando la interfaz hombre-máquina. Hasta la generación de 32 bits la creación de un sistema operativo requería una fuerte inversión en programadores. Aunque tal inversión sigue siendo elevada, con la llegada de esta generación ciertas funciones de los sistemas operativos vienen inscritas en el silicio, consiguiéndose un aumento en la velocidad de ejecución y un decremento en el esfuerzo global de creación.

Aunque en la relación hardware-software lo habitual ha sido el paso del primero al segundo, el paso inverso se realizó básicamente entre las generaciones de 8 y de 16 bits: en la generación de 8 bits era normal que la unidad de control estuviera cableada. A partir de la generación de 16 bits las unidades de control microprogramadas se convirtieron en un estándar, debido a la mayor flexibilidad que proporcionan. Como se sabe, un microprograma es una entidad ambigua entre hardware y software, puesto que funcional y metodológicamente es software y orgánicamente es casi siempre hardware.

### *6.1.2. AYUDAS A LENGUAJES DE ALTO NIVEL*

Redundando en el objetivo de reducir el precio del software es necesario recurrir a un argumento archiconocido: la eficiencia de un programador codificando un programa en lenguaje de alto nivel es considerablemente superior que haciéndolo en lenguaje ensamblador. Así pues, excepto para trabajos especiales, es muy conveniente que los programadores apliquen lenguajes de alto nivel (LANs) y que los compiladores hagan su tarea de generar el ensamblador. La consecuencia es que puede ser notablemente productivo estructurar los microprocesadores en las formas que más faciliten la tarea de estos compiladores.

Los lenguajes imperativos de alto nivel que se van imponiendo cada día que pasa son los genéricamente llamados estructurados: escribir programas en este tipo de lenguajes es mucho más fácil que en lenguajes no estructurados. Además, su depuración y mantenimiento son mucho más sencillos. Estos lenguajes se caracterizan por

la definición y llamadas a módulos o procedimientos. Los microprocesadores habrían de ser capaces de tratar tales llamadas y referencias a variables internas y externas.

En la primera generación de 8 bits tales ayudas eran nulas. Se concebía el microprocesador como una máquina informática de propósito general. En la generación de 16 bits se hizo ya una aproximación a los LANs integrando ayudas comunes a todos ellos. Por fin, la generación de 32 bits ofrece ayudas específicas para ciertos lenguajes sin que esto signifique una pérdida de su carácter de propósito general.

Pese a esta orientación hacia los LANs, existen tareas que tienen que escribirse en lenguaje ensamblador. Los últimos desarrollos de microprocesadores ofrecen ensambladores más fáciles de aprender y manejar, con instrucciones que cada vez se parecen más a las de los LANs y repertorios más simétricos. Esto también ayuda a aumentar la eficiencia de los programadores, liberándoles en parte de las rígidas normas impuestas por los primeros microprocesadores.

### *6.1.3. SISTEMAS DISTRIBUIDOS*

Con la llegada de la generación de 32 bits y ya en parte de la anterior, se introdujeron facilidades para memoria virtual y multiproceso que hasta entonces habían sido exclusivas de los grandes ordenadores. Al mismo tiempo aparecían coprocesadores para implementar las anteriores funciones u otras nuevas, como la aritmética en coma flotante. De esta forma nacía una tendencia hacia "distribuir la inteligencia" de un microsistema entre diversos elementos, tendencia que será comentada posteriormente. Importa que los periféricos en un micró-sistema tengan cada vez más capacidad de proceso, aumentando con ello las posibilidades de trabajo de la UCP. En definitiva, puede conseguirse un incremento de la potencia y flexibilidad del sistema por mejoras en su grado de concurrencia.

Los periféricos de un microsistema pueden dividirse en cuatro categorías básicas (Shackil, 1982):

1. Coprocesadores.
2. Protección y gestión de memoria.
3. Entrada y salida.
4. Ayudas al proceso distribuido.

Lograr los objetivos señalados depende en gran manera de los mecanismos disponibles, tanto hardware como software, en el sistema.

Puede decirse que tales mecanismos eran prácticamente inexistentes en los microprocesadores de 8 bits, y se reducían al control de la entrada/salida. Con los de 16 bits aparecieron espacios de memoria muy grandes, que había que proteger y gestionar eficazmente: aparecen así los controladores de memoria, gestores de memoria virtual, etc. También en esta generación aparecen los procesadores de coma flotante: con ellos más funciones son realizadas fuera de la UCP, dejándola libre para otras tareas.

Sin embargo, hasta el momento la relación UCP-controlador era del tipo maestro-esclavo. Había un elemento -la UCP- que gobernaba al resto de los elementos de



menor o parecido rango. Con la generación de 32 bits se empieza tímidamente a hablar de procesos distribuidos propiamente dichos. No es un esquema en el que la UCP tiene control sobre varios periféricos, sino que varias UCPs comparten recursos comunes como memorias de masa, procesadores en coma flotante, periféricos, etc. Sin embargo, las nuevas máquinas que incorporan como filosofía fundamental de trabajo la actuación sinérgica de varios elementos de proceso, vienen acompañadas de un nombre, el transputador, que es comentado unos párrafos más abajo.

#### 6.1.4. EL SISTEMA OPERATIVO

Como ya se ha comentado en el apartado 6.1.1., el sistema operativo es pieza clave en el desarrollo de un sistema microcomputador. Con el nacimiento de los microprocesadores de 8 bits surgió la necesidad de la creación de sistemas operativos adecuados. Así surgió, entre otros, el CP/M -Control Program for Microcomputers- con más de 200.000 instalaciones en la actualidad (Gupta y Toong, 1983a) y utilizando diversos microprocesadores como base. Con la llegada de los microprocesadores de 16 bits se integraron en ellos facilidades para implementar sistemas operativos multitarea, multiusuario y orientados al proceso distribuido. Hoy en día el sistema operativo más prometedor para la generación actual de microprocesadores es el UNIX, desarrollado en los años setenta en los laboratorios Bell. Este sistema operativo tiene una serie de características entre las que destacan su portabilidad y su alta eficiencia desde el punto de vista del programador, aspectos que le han proporcionado gran difusión y prestigio. El UNIX está siendo implementado bajo diversas versiones en los microprocesadores de 32 bits, lo que refuerza la idea de su popularidad a medio y largo plazo.

## 6.2. Un ejemplo de tendencia: el transputador

El transputador nace con el propósito de hacer realidad una idea que, aunque largamente estudiada en los últimos años, no por ello ha sido posible el plasmarla en realizaciones prácticas hasta el momento actual. Se trata de realizar la conexión de una serie de elementos de proceso para que lleven a cabo una tarea común de forma concurrente.

La arquitectura de un ordenador basado en transputadores está reflejada en la figura 34. En ella se observa que la relación maestro-esclavo comentada en el apartado 6.1.3. se difumina en una red en la que todos los elementos tienen igual rango. Cada nodo de esta red es un transputador que se relaciona con sus vecinos a través de enlaces de alta velocidad, al estilo de los que pueden existir entre los ordenadores que componen una red local. En funcionamiento, una tarea encomendada a este sistema es fraccionada en subtareas que se ejecutan de forma simultánea en cada nodo: las necesidades de comunicación que puedan surgir en el transcurso de la ejecución se resuelven a través de los canales de comunicación.

Cada transputador incorpora un microprocesador de 16 ó 32 bits según el modelo y una memoria RAM de 4K con un tiempo de acceso de 50 ns., además de las interfaces necesarias para implementar los cuatro canales de comunicación con sus vecinos y para una eventual ampliación del espacio direccionable hasta 4 GigaBytes. Aunque el transputador toma toda su dimensión integrado en una red de proceso paralelo, nada impide que pueda ser utilizado aisladamente como un microprocesador de elevadas prestaciones.

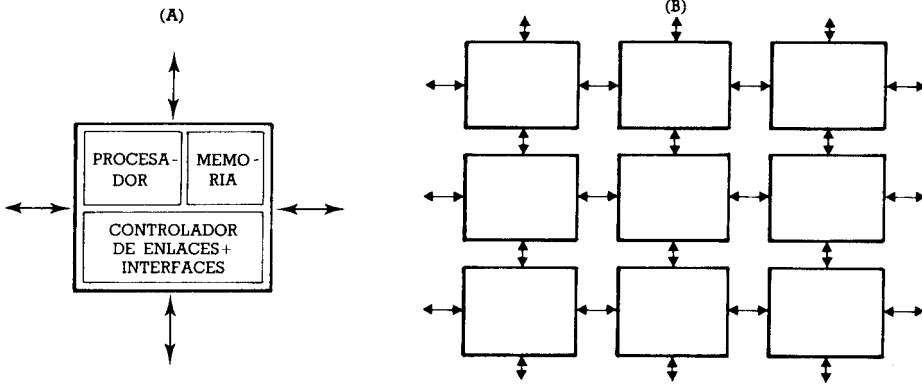


Figura 34. Arquitectura de un ordenador basado en transputadores.  
 (a) El transputador aislado; (b) Red de transputadores.

La **aparición de los transputadores** es algo más que un nuevo paso en la evolución de los microprocesadores. Comparando la figura anterior con la 2, observamos un cambio importante en la estructura. Los "buses", que en las arquitecturas tradicionales constituían a menudo el cuello de botella de todo el sistema, dejan paso a unos canales de comunicación de gran capacidad en los que el bloqueo deja de ser un problema, centrándose todo el diseño en aumentar las prestaciones del procesador. La arquitectura von Neumann, una de cuyas características es la presencia del citado bus, deja paso a nuevas formas de organización interna de los computadores.

Además, el microprocesador que existe dentro de cada transputador es un reflejo de unas nuevas ideas que están siendo objeto de amplio debate entre los arquitectos de ordenadores. Hemos observado a lo largo de este anexo cómo el paso de los años y de **las generaciones llevaba** aparejado un aumento muy pronunciado en la complejidad de los microprocesadores: mayor número de instrucciones y modos de direccionamiento, nuevos tipos de datos, sofisticadas gestiones de memoria, etc. El citado microprocesador que incorpora cada transputador posee tan sólo 64 instrucciones y el espacio de memoria es siempre lineal, sin ningún tipo de segmentación o paginación. Estas son características primordiales de los RISC -Reduced Instruction Set Computers-, cuyos defensores afirman, a grandes rasgos, que un aumento en la complejidad estructural y funcional de un ordenador no tiene por qué repercutir en un incremento de las prestaciones del producto final. (Véase macro-microinforme sobre arquitecturas RISC en el capítulo 2).

Aunque no se haya hecho mención expresa de ello, el software que va a guiar a esta maquinaria ha de tener unas características especiales, entre las que ha de destacar la posibilidad de poder expresar procesos concurrentes de una forma clara y precisa. En este sentido, la propia INMOS, empresa que ha ideado y comercializado los transputadores, ha desarrollado de forma paralela el lenguaje OCCAM, con el que parece ser que se saca todo el partido a la nueva arquitectura planteada.

### 6.3. Conclusiones

#### 6.3.1. EL PROBLEMA DE LA SELECCIÓN Y EVALUACIÓN

La tarea de decidir qué microprocesador es mejor comparado con otros se va ha-

## *Computadores personales*

ciendo más ardua a medida que subimos en las generaciones. En este sentido, existe un paralelismo entre el mundo de los microprocesadores y el de los ordenadores: las comparaciones entre los primeros ordenadores, allá por los años cincuenta, se hacían en base a las frecuencias de reloj y del tiempo de ejecución de las operaciones básicas de transferencia entre registros; este mismo esquema se puede seguir en la evaluación de los microprocesadores de 8 bits. Hoy en día, las comparaciones tanto a nivel de microprocesadores de la última generación como de minis o superminis se hacen en función de la correspondencia entre las necesidades del usuario y las posibilidades hardware de la máquina, aunque en conjunto sigue siendo válido aquí casi todo lo que se ha escrito en este estudio sobre "medidas de performance" de los computadores.

En concreto, se ha comentado la importancia de que los nuevos microprocesadores incluyan ayudas para el soporte eficaz de compiladores, entendiéndose por tal que el código generado por ellos sea lo más compacto posible. Hansen y sus colegas (Gupta y Toong, 1983b) han utilizado una serie de programas para comparar el iAPX432 con el MC68000. Se evaluó el código generado por ambos al servir como base a un compilador Pascal y se comprobó que el iAPX432 generaba un código de mayor longitud que el MC68000, probablemente porque el primero no es capaz de hacer una referencia a una variable o constante local con una dirección de menos de 16 bits de longitud. Sin embargo, la capacidad de multiproceso del iAPX432 es mayor que la del producto de Motorola.

Aparte de estas "pruebas de laboratorio" existen otros métodos que tienen en cuenta, además de tales pruebas, parámetros arquitectónicos y tecnológicos de los microprocesadores (De Prycker, 1983).

Los ejemplos anteriormente ilustrados tienen por objeto el mostrar cómo la selección de un microprocesador para una tarea concreta es un trabajo difícil, especialmente con la llegada de los microprocesadores de 32 bits. Los criterios de selección deben basarse no sólo sobre consideraciones técnicas, tanto en el dominio del hardware como del software, sino también sobre otras de carácter económico, comercial o estratégico, tal vez críticas con respecto a la producción de grandes series: sería arriesgado depender de un solo proveedor al afrontar la comercialización de un producto. Para dar algunos ejemplos, se citan a continuación las segundas fuentes de los microprocesadores de 16 bits tratados (Toong y Gupta, 1981):

- Intel 8086: Mostek en EE. UU. y Siemens en Europa.
- Zilog Z8000: AMD en EE. UU., SGS/ATES en Europa y Sharp en Asia.
- Motorola MC68000: AMD y Rockwell en EE. UU., EFCIS en Europa e Hitachi en Asia.

En todo caso, el problema de la selección y evaluación se les presenta a los diseñadores de ordenadores personales o sistemas semejantes, no a los programadores de sistemas o de aplicaciones o a los usuarios.

### *6.3.2. EL MICROUNIVERSO EN EXPANSIÓN*

La figura 35 representa el universo en expansión de las tres generaciones de microprocesadores (Adaptado de Sugarman, 1979), que muestra y resume a grandes rasgos su evolución en los poco más de diez años de este campo. La principal conclusión que se obtiene de ella es que, una vez implementada una característica en

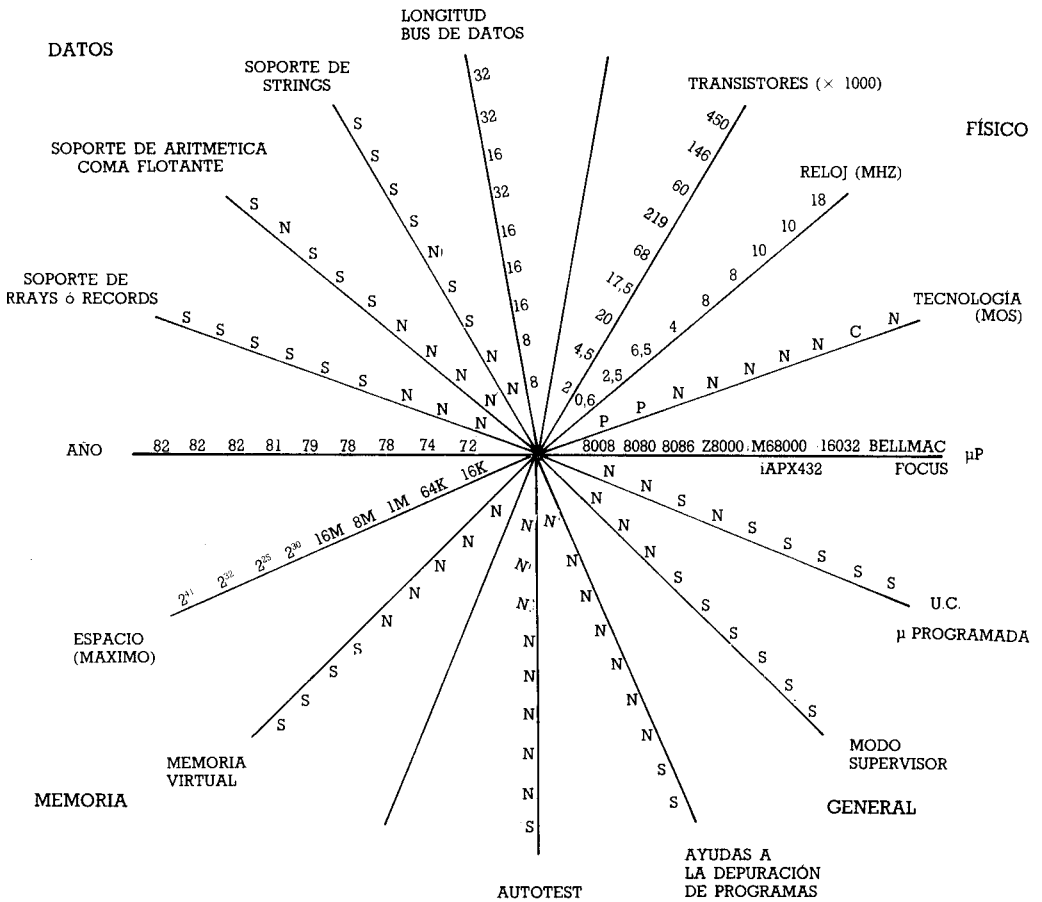


Figura 35. El microuniverso en expansión (S: sí; N: no).

un microprocesador, los siguientes productos, aun siendo de distintos fabricantes, continúan incluyéndola con un grado mayor de sofisticación. Esta conclusión es de carácter general y hay puntos donde falla, como por ejemplo al estudiar la evolución de la integración de la aritmética de coma flotante y encontrarnos con el caso del Bellmac 32A

En el aspecto tecnológico cabe destacar que aparece por primera vez la tecnología CMOS con el Bellmac 32A: de igual forma que ocurrió con la utilización de la microprogramación en la unidad de control, técnica que se usó por primera vez en el 18086, es muy probable que el Bellmac 32A marque el comienzo de la utilización masiva de dicha técnica.

De forma muy sintética, se observa que los progresos tecnológicos se traducen en mejoras netas de performance: aumento de la frecuencia de reloj y potenciación del proceso, y en aumento de la complejidad de los circuitos, medida en número de componentes por circuito integrado.

Esta última propiedad se traduce en un enriquecimiento de la estructura general del microprocesador. De una parte crecen el espacio direccionable de memoria, el repertorio de instrucciones, los modos de direccionamiento y el conjunto de datos manejables. De otra, la adición de registros y otras unidades funcionales permite incrementar el número de mecanismos destinados a colas, llamadas a rutinas, segmentación de memoria, manejo de interrupciones, pilas, protección, estados, "caché", memoria virtual, paralelismo, etc. Las consecuencias generales son un engrandecimiento directo de la potencia del microprocesador, una tendencia cada vez mayor a soportar lenguajes de alto nivel y sistemas operativos crecientemente complejos orientados a la concurrencia de múltiples tareas y múltiples usuarios.

### REFERENCIAS BIBLIOGRÁFICAS

- Apuntes de electrónica de dispositivos. Departamento de Electrónica Física de la ETSIT de Madrid. Departamento de Publicaciones de la ETSIT de Madrid. Mayo, 1979.
- Burkhart, K.P.; Forsyth, M.A.; Hammer, M.E.; Tanksalvala, D.F., "An 18-Mhz, 32-bit VLSI Microprocessor". *Hewlett-Packard Journal*, vol. 34, N.º 8 (1983), 7-11.
- Bell, C.G. "The mini and micro industries". *IEEE Computer*, vol. 17, N.º 10 (1984), 14-30.
- De Prycker, M. "A performance comparison of three contemporary 16-bit microprocessors". *IEEE Micro*, vol. 3, N.º 2 (1983), 26-37.
- Fernández, G. y Sáez Vacas, F., *Fundamentos de los ordenadores (tomo II)*. Departamento de Publicaciones de la ETSIT de Madrid, junio, 1979.
- Fernández, G. y Sáez Vacas, F., *Fundamentos de los ordenadores (tomo I)*. Departamento de Publicaciones de la ETSIT de Madrid, septiembre 1982.
- Finkler, G.A., "Full 32-bit microprocessors: The next Generation". *Mini-Micro Systems*, vol. 16, n.º 9 (1983), 187-194.
- Gupta, A. y Toong, H.D., "Microprocessors-The first twelve years". *Proceedings of the IEEE*, vol. 71, N.º 11 (1983a), 1236-1256.
- Gupta, A. y Toong, H. D., "An architectural comparison of 32-bit microprocessors". *IEEE Micro*, vol. 3, N.º 1 (1983b), 9-72.
- Guterl, F., "Microprocessors". *IEEE Spectrum*, vol. 21, N.º 1 (1984), 50-57.
- Lilen, H., *Los NPs de la década de los ochenta. 16 y 32 bits con software de estado sólido. Microprocesadores y microcomputadores*. Marcombo. Boixareu Ed. Barcelona, 1984.
- Lundstrom, S.F. y Larsen, R.L., "Computer and information technology in the year 2000 - a projection". *IEEE Computer*, vol. 18, n.º 9 (1985), 68-79.
- Morse, P.S.; Ravenel, B.W.; Mazor, S.; Pohlman, W.B., "Intel microprocessors 8008 to 8086". *IEEE Computer*, vol. 13, N.º 10 (1980), 42-60.
- Mundo electrónico. Microprocesadores y microcomputadores*. Marcombo. Boixareu Ed. Barcelona, 1984.
- Shackil, A.F., "Microprocessors". *IEEE Spectrum*, vol. 19, N.º 1 (1982), 32-33.
- Sugarman, R. "Computers: our 'microuniverse expands'". *IEEE Spectrum*, vol. 16, N.º 1 (1979), 32-37.
- Tanenbaum, S., *Structured computer organization*. Prentice-Hall, 1984.
- Toong, H. D. y Gupta, A., "An architectural comparison of contemporary 16-bit microprocessors". *IEEE Micro*, vol. 1, N.º 5 (mayo 1981).
- Valero, M., *Arquitectura de los uPs de 16 bits. Estudio del 18086, Z8000 y M68000. Microprocesadores y microcomputadores*. Marcombo. Boixareu Ed. Barcelona, 1984.
- Valero, M. y Vidal, D., *Arquitectura de los juPs de 16 bits. Estudio de la familia NS16000. Microprocesadores y microcomputadores*. Marcombo. Boixareu Ed. Barcelona, 1984.
- Wakerly, J. F., *Microcomputer architecture and programming*. John Wiley & Sons, N. Y., 1981.
- Witworth, I.R., *Microprocesadores de 16 bits*. Ed. Gustavo Gili. Colección Ciencia Electrónica. Barcelona, 1986.